



PTO/SB/21 (08-03)
Approved for use through 08/30/2003. OMB 0651-0031
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

TRANSMITTAL FORM (to be used for all correspondence after initial filing)	Application Number	10/707,966	
	Filing Date	01/28/2004	
	First Named Inventor	Shou-Tsung Wang	
	Art Unit		
	Examiner Name		
Total Number of Pages in This Submission	3	Attorney Docket Number	MTKP0034USA

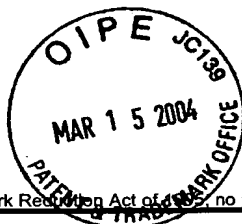
ENCLOSURES (Check all that apply)		
<input checked="" type="checkbox"/> Fee Transmittal Form <input type="checkbox"/> Fee Attached <input type="checkbox"/> Amendment/Reply <input type="checkbox"/> After Final <input type="checkbox"/> Affidavits/declaration(s) <input type="checkbox"/> Extension of Time Request <input type="checkbox"/> Express Abandonment Request <input type="checkbox"/> Information Disclosure Statement <input checked="" type="checkbox"/> Certified Copy of Priority Document(s) <input type="checkbox"/> Response to Missing Parts/Incomplete Application <input type="checkbox"/> Response to Missing Parts under 37 CFR 1.52 or 1.53	<input type="checkbox"/> Drawing(s) <input type="checkbox"/> Licensing-related Papers <input type="checkbox"/> Petition <input type="checkbox"/> Petition to Convert to a Provisional Application <input type="checkbox"/> Power of Attorney, Revocation <input type="checkbox"/> Change of Correspondence Address <input type="checkbox"/> Terminal Disclaimer <input type="checkbox"/> Request for Refund <input type="checkbox"/> CD, Number of CD(s) _____	<input type="checkbox"/> After Allowance communication to Technology Center (TC) <input type="checkbox"/> Appeal Communication to Board of Appeals and Interferences <input type="checkbox"/> Appeal Communication to TC (Appeal Notice, Brief, Reply Brief) <input type="checkbox"/> Proprietary Information <input type="checkbox"/> Status Letter <input type="checkbox"/> Other Enclosure(s) (please identify below):
Remarks Response to the office action has been sent to the examiner by fax on 12/04/2003		

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT	
Firm or Individual name	Winston Hsu, Reg. No.: 41,526
Signature	<i>Winston Hsu</i>
Date	3/12/2004

CERTIFICATE OF TRANSMISSION/MAILING			
I hereby certify that this correspondence is being facsimile transmitted to the USPTO or deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date shown below.			
Typed or printed name			
Signature		Date	

This collection of information is required by 37 CFR 1.5. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



PTO/SB/17 (10-03)

Approved for use through 07/31/2006. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

FEE TRANSMITTAL for FY 2004

Effective 10/01/2003. Patent fees are subject to annual revision.

☐ Applicant claims small entity status. See 37 CFR 1.27

TOTAL AMOUNT OF PAYMENT (\$) 0.00

Complete if Known

Application Number	10/707,966
Filing Date	01/28/2004
First Named Inventor	Shou-Tsung Wang
Examiner Name	
Art Unit	
Attorney Docket No.	MTKP0034USA

METHOD OF PAYMENT (check all that apply)☐ Check ☐ Credit card ☐ Money Order ☐ Other ☐ None☒ Deposit Account:Deposit Account Number: 50-0801
Deposit Account Name: North America International Patent Office

The Director is authorized to: (check all that apply)

☒ Charge fee(s) indicated below ☐ Credit any overpayments☒ Charge any additional fee(s) or any underpayment of fee(s)☐ Charge fee(s) indicated below, except for the filing fee to the above-identified deposit account.**FEE CALCULATION****1. BASIC FILING FEE**

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
1001 770	2001 385	Utility filing fee	
1002 340	2002 170	Design filing fee	
1003 530	2003 265	Plant filing fee	
1004 770	2004 385	Reissue filing fee	
1005 160	2005 80	Provisional filing fee	

SUBTOTAL (1) (\$) 0.00

2. EXTRA CLAIM FEES FOR UTILITY AND REISSUE

	Extra Claims	Fee from below	Fee Paid
Total Claims	-20** =	X	
Independent Claims	-3** =	X	
Multiple Dependent			

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description
1202 18	2202 9	Claims in excess of 20
1201 86	2201 43	Independent claims in excess of 3
1203 290	2203 145	Multiple dependent claim, if not paid
1204 86	2204 43	** Reissue independent claims over original patent
1205 18	2205 9	** Reissue claims in excess of 20 and over original patent

SUBTOTAL (2) (\$) 0.00

**or number previously paid, if greater; For Reissues, see above

FEE CALCULATION (continued)**3. ADDITIONAL FEES**

Large Entity Small Entity

Fee Code (\$)	Fee Code (\$)	Fee Description	Fee Paid
1051 130	2051 65	Surcharge - late filing fee or oath	
1052 50	2052 25	Surcharge - late provisional filing fee or cover sheet	
1053 130	1053 130	Non-English specification	
1812 2,520	1812 2,520	For filing a request for <i>ex parte</i> reexamination	
1804 920*	1804 920*	Requesting publication of SIR prior to Examiner action	
1805 1,840*	1805 1,840*	Requesting publication of SIR after Examiner action	
1251 110	2251 55	Extension for reply within first month	
1252 420	2252 210	Extension for reply within second month	
1253 950	2253 475	Extension for reply within third month	
1254 1,480	2254 740	Extension for reply within fourth month	
1255 2,010	2255 1,005	Extension for reply within fifth month	
1401 330	2401 165	Notice of Appeal	
1402 330	2402 165	Filing a brief in support of an appeal	
1403 290	2403 145	Request for oral hearing	
1451 1,510	1451 1,510	Petition to institute a public use proceeding	
1452 110	2452 55	Petition to revive - unavoidable	
1453 1,330	2453 665	Petition to revive - unintentional	
1501 1,330	2501 665	Utility issue fee (or reissue)	
1502 480	2502 240	Design issue fee	
1503 640	2503 320	Plant issue fee	
1460 130	1460 130	Petitions to the Commissioner	
1807 50	1807 50	Processing fee under 37 CFR 1.17(q)	
1806 180	1806 180	Submission of Information Disclosure Stmt	
8021 40	8021 40	Recording each patent assignment per property (times number of properties)	
1809 770	2809 385	Filing a submission after final rejection (37 CFR 1.129(a))	
1810 770	2810 385	For each additional invention to be examined (37 CFR 1.129(b))	
1801 770	2801 385	Request for Continued Examination (RCE)	
1802 900	1802 900	Request for expedited examination of a design application	

Other fee (specify)

*Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$) 0.00

SUBMITTED BY

(Complete if applicable)

Name (Print/Type)	Winston Hsu	Registration No. (Attorney/Agent)	41,526	Telephone	886289237350
Signature				Date	3/12/2004

WARNING: Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

This collection of information is required by 37 CFR 1.17 and 1.27. The information is required to obtain or retain a benefit by the public which is to file (and by the USPTO to process) an application. Confidentiality is governed by 35 U.S.C. 122 and 37 CFR 1.14. This collection is estimated to take 12 minutes to complete, including gathering, preparing, and submitting the completed application form to the USPTO. Time will vary depending upon the individual case. Any comments on the amount of time you require to complete this form and/or suggestions for reducing this burden, should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, U.S. Department of Commerce, P.O. Box 1450, Alexandria, VA 22313-1450. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

If you need assistance in completing the form, call 1-800-PTO-9199 and select option 2.



PTO/SB/02B (11-00)
Approved for use through 10/31/2002. OMB 0651-0032
U.S. Patent and Trademark Office; U.S. DEPARTMENT OF COMMERCE

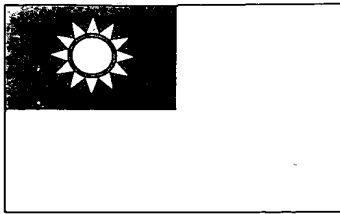
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it contains a valid OMB control number.

DECLARATION — Supplemental Priority Data Sheet

Additional foreign applications:

Prior Foreign Application Number(s)	Country	Foreign Filing Date (MM/DD/YYYY)	Priority Not Claimed	Certified Copy Attached?	
				YES	NO
092102064	Taiwan R.O.C	01/29/2003	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>
			<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>

Burden Hour Statement: This form is estimated to take 21 minutes to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, U.S. Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



MTK-34

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY-OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 01 月 29 日
Application Date

申請案號：092102064
Application No.

申請人：聯發科技股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 3 月 14 日
Issue Date

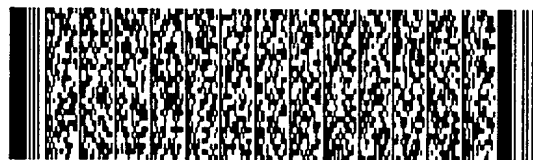
發文字號：09220255480
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	用於低中頻接收器中之類比式解調器
	英 文	ANALOG DEMODULATOR IN A LOW-IF RECEIVER
二、 發明人 (共3人)	姓 名 (中文)	1. 王守琮 2. 谷中強
	姓 名 (英文)	1. Wang, Shou-Tsung 2. Ku, Chung-Chiang
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 台南縣新營市樂仁街十六巷三號 2. 新竹市金竹路一〇二巷二十三號五樓
	住居所 (英 文)	1. No. 3, Lane 16, Le-Jen St., Hsin-Ying City, Tainan Hsien, Taiwan, R.O.C. 2. 5F, No. 23, Lane 102, Chin-Chu Rd., Hsin-Chu City, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 聯發科技股份有限公司
	名稱或 姓 名 (英文)	1. MediaTek Inc.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹市新竹科學工業園區創新一路13號1F (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 1F, No. 13, Innovation Road 1, Science-Based Industrial Park, Hsin-Chu City, Taiwan, R.O.C.
	代表人 (中文)	1. 蔡明介
	代表人 (英文)	1. Tsai, Ming-Kai



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共3人)	姓 名 (中文)	3. 葉恩祥
	姓 名 (英文)	3. Yeh, En-Hsiang
	國 籍 (中英文)	3. 中華民國 TW
	住居所 (中 文)	3. 南投縣草屯鎮碧山路三四八巷三號
	住居所 (英 文)	3. No. 3, Lane 348, Bi-Shan Rd., Tsao-Tun Town, Nan-Tou Hsien, Taiwan, R. O. C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	
	名稱或 姓 名 (英文)	
	國 籍 (中英文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中文)	
	代表人 (英文)	



四、中文發明摘要 (發明名稱：用於低中頻接收器中之類比式解調器)

本發明提供一種用於一低中頻接收器 (Low-IF Receiver) 中之一類比式解調器 (Analog Demodulator)，將一對正交訊號 (Quadrature Signal) 進行混頻及鏡像消除 (Image-Rejection) 等功能，本發明之類比式解調器使用至少一校準裝置、直流位移校準電路、及濾波裝置來執行直流電位偏移校準機制及濾波機制，以解決於該低中頻接收器中的類比式解調器會產生的直流電位偏移 (DC Offset) 及高次諧波項等問題。

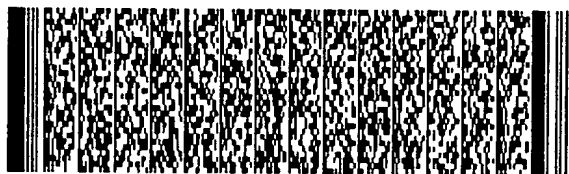
伍、(一)、本案代表圖為：第 8 圖

(二)、本案代表圖之元件代表符號簡單說明：

90	類比式解調器
92、94	接收電路
95	第一直流位移校準電路
96	第一校準裝置

六、英文發明摘要 (發明名稱：ANALOG DEMODULATOR IN A LOW-IF RECEIVER)

An analog demodulator of the present invention is used in a low IF receiver to down-convert a pair of quadrature signals and executes image-rejection operations. The analog demodulator includes at least one calibration apparatus and at least one DC offset calibration apparatus so that the analog demodulator can erase DC offset effects that will cause LO

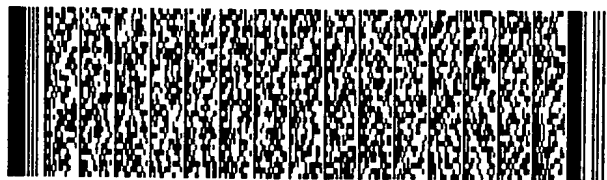


四、中文發明摘要 (發明名稱：用於低中頻接收器中之類比式解調器)

97	第二直流位移校準電路
98	第二校準裝置
100	震盪源
102	區域震盪產生器
104	混波裝置
106	第一可程式增益放大器
108	第二可程式增益放大器
110	濾波裝置
116、118	校準裝置
126、128	放大裝置

六、英文發明摘要 (發明名稱：ANALOG DEMODULATOR IN A LOW-IF RECEIVER)

leakage in the low IF receiver by using the calibration apparatus and the DC offset calibration apparatus. The analog demodulator further includes a filtering device connected to a LO generator for rejecting 3rd and 5th order harmonic.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

發明所屬之技術領域：

本發明提供一種用於一低中頻接收器 (Low-IF Receiver) 中之一類比式解調器 (Analog Demodulator)，尤指一種利用直流電位偏移校準以及濾波等相關機制，以分別消除區域振盪洩漏及高次諧波項的類比式解調器。

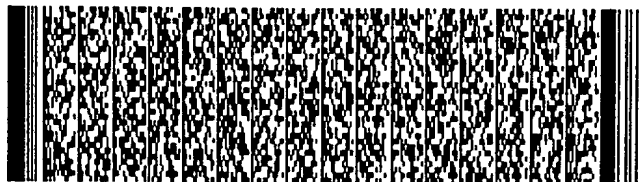
先前技術

在現今無線通訊系統的射頻傳輸接收器 (RF Transceiver) 有三種架構，第一種為歷史最悠久的超外插 (Super-heterodyne)，由於其以一中頻元件來接收及傳送訊號，因此其運作上具有高靈敏度的優點，但缺點在於需要中頻表面聲波濾波器 (IF SAW Filter) 等較多分離式元件，使得組裝價格過高且所需空間過大；第二種為直接轉換 (Direct Conversion)，或稱為零中頻 (Zero IF)，其技術特徵在於由射頻接收的訊號直接降至基頻訊號，省卻中頻元件，但也因此造成靈敏度不足和雜訊過大；第三種為低中頻 (Low IF)，或稱近零中頻 (Near Zero IF)，其特點介於上述兩種技術之間，低中頻與超外插的差異在於低中頻技術的低中頻部分處理較低於超外插架構之中頻訊號的頻率，甚至低中頻技術低中頻部分的頻率已接近基頻，如此一來，既可省除中頻濾波器

五、發明說明 (2)

等分離式元件以節省成本、空間，又不至於造成過度不足的靈敏度和過大的雜訊。

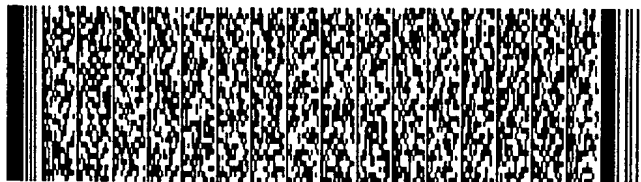
由上述可知，低中頻的架構在無線通訊的傳輸和接收端上的應用具有相當大的優點，因此其應用也相當廣泛，舉凡在無線區域網路 (Wireless LAN, WLAN)，行動電話 (Cellular Telephone)，以及無線電話 (Cordless Telephone) 等系統中，都可見低中頻的架構和概念，如 Baltus 等人提出的 US Patent 5,751,249, "Radio transmission system and a radio apparatus for use in such a system" 中就提出以一相位控制陣列裝置 (Phased-array Radio Apparatus) 調整天線陣列的電磁波接收束，並配合一低中頻或零中頻接收器的概念於一無線電傳輸系統 (Radio Transmission System) 中，使整個系統更容易及完善的加以整合。除此之外，在無線個人網路的藍芽系統也開始採用低中頻的架構和概念，如 Yi Lu 等人於 1999 年 International Analog VLSI Workshop 提出的 "A 2.4 GHz CMOS Low-IF Receiver", International Analog VLSI Workshop，以及 Wei-Cherng Liao 等人於 2000 年 Proceedings of the 11th VLSI/CAD Symposium 提出之 "An FH-SS GFSK Low-IF Receiver for Bluetooth" 等文獻，都揭露了在藍芽系統中，採用低中頻率的轉換電路，將射頻先轉換為 1~4MHz 的低中頻率信號之後、再轉往基頻處理的架



五、發明說明 (3)

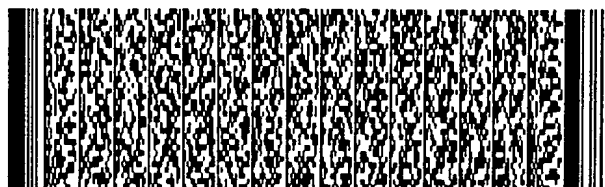
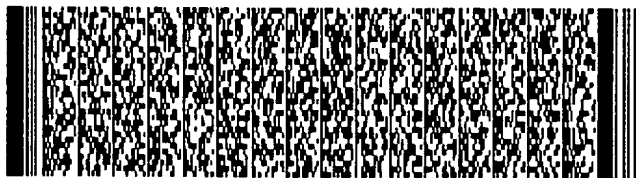
構。

現今部分的低中頻或超低中頻接收器的架構是將自天線接收下來之訊號直接經由類比數位轉化器後，交由數位無線訊號處理器 (Digital Radio Processor) 處理，如此雖然免去了類比架構所需的頻率相關之類比元件，但因此增加與類比之射頻接收端整合上的繁雜度。再者，此種架構除了需有高頻寬、高速、以及高解析度的類比數位轉化器之外，其對數位無線訊號處理器之運算能力的要求則隨之加劇，因此就用戶端產品而言，成本控制不易。現階段更為普遍的做法是在低中頻或超低中頻接收器的架構中，將類比處理與數位運算方面作適當的分工。例如 H. Tsurumi 等人於 IEICE Transaction of Communication., Vol. E83-B, No. 6, pp. 1246-1253 中發表之 "Broadband and flexible receiver architecture for software defined radio terminal using direct conversion and low-IF principle", 就昭示類比與數位分工的方式 (Analog System-Selection/Digital Channel-Selection, ASS/DCS) 為目前最常採用的方式，也就是不同標準系統訊號的接收與發送以類比的方式處理，而特定系統下的通道選取則採數位化的運算方式。在這樣採取類比數位分工的低中頻或超低中頻接收器的概念下，以數位的方式進行解調和鏡像消除 (Image Rejection) 的架構仍最為常見



五、發明說明 (4)

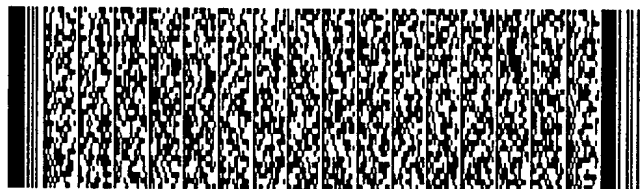
普遍，於 US Patent 5,802,463, "Apparatus and method for receiving a modulated radio frequency signal by converting the radio frequency signal to a very low intermediate frequency signal"中，Zuckerman等人提出一超低中頻 (Very Low Intermediate Frequency) 的架構在無線區域網路或無線電話中，並以數位解調的方式完成此超低中頻的架構，此超低中頻的訊號頻率已非常接近基頻 (Base-band)，Zuckerman等人並在系統中加入鏡像消除 (Image Rejection) 的機制，保持降頻後的訊號品質。之後，依據與前述 US Patent 5,802,463 之習知技術相似的概念提出數位式解調器之低中頻或超低中頻架構的專利不勝枚舉，如 Mostafa 等人提出的 US Patent 6,373,422, "Method and apparatus employing decimation filter for down conversion in a receiver"，以及 Brown 等人提出的 US Patent 6,366,622, "Apparatus and method for wireless communications" 中都將接收到的一對正交 (Quadrature) 訊號先送到一類比數位轉換器 (Analog-to-digital Converter, ADC) 中轉換為數位訊號的型態，再以數位的方式完成鏡像消除及降頻的功能。而在眾多描述數位式低中頻或超低中頻架構的專利中，有一些習知技術特別著眼於利用數位方式去消除鏡像，如 Glas 等人提出的 US Patent 6,330,290, "Digital I/Q imbalance compensation" 中，利用偵測訊號 (Test Signal) 及一補



五、發明說明 (5)

償 (Compensation) 機制以數位控制的方式對一對正交訊號的相位 (Phase) 和振幅 (Amplitude) 分別作補償，以微調訊號的相位和振幅，達到消除鏡像的目的。只是，在上述的習知技術的架構底下，一來在類比式的射頻接收端中要整合進數位式的解調器之架構較為繁雜，再者，由於數位式解調器的架構必然需要加入類比數位轉換器，因此衍生出過多的能源消耗等相關的問題。

至於使用類比式解調電路來完成超低中頻之架構方面，Michiel Steyaert 等人於 "RF Integrated Circuits in Standard CMOS Technologies"，以及其和 Jan Crols 在 1998 年 IEEE Transactions on Circuits and Systems-II: Analog and Digital Signal Processing, vol. 45, No. 3, pp. 269-282 發表的 "Low-IF Topologies for High Performance Analog Front Ends of Fully Integrated Receivers" 中已有所提及，並昭示類比式混頻之架構在與類比式的射頻接收端的整合上確有許多利基，而這一組研究團隊包含 Jan Crols 和 Michiel Steyaert 等人亦在 1995 年之 Symposium on VLSI Circuits Digest of Technical Papers, pp. 87-88, "An Analog Integrated Polyphase Filter for a High Performance Low-IF Receiver" 中，對於全類比式低中頻或超低中頻架構之相關問題的改善著眼於降低相位的誤差，並利用一相位調置裝置，如一鎖相迴路電



五、發明說明 (6)

路 (Phase Locked Loop (PLL) circuit) 去降低相位的誤差。

時至今日，由於與類比傳輸接收端整合上的優勢及低能源銷耗等優點，應用類比式解調器於低中頻或超低中頻接收器的架構已愈受重視，只是，要將接收端中接收到的射頻降頻至幾近基頻的超低中頻，在類比式解調器的架構下還容易引發其他的問題，除了前述習知技術所著眼的相位誤差外，還包含了直流電位偏移 (DC Offset) 所引發之區域震盪洩漏 (LO leakage)、以及區域震盪產生器 (Local Oscillator Generator) 所帶來的高次諧波項等問題尚待解決。

發明內容

因此本發明主要提供一種用於一低中頻接收器 (Low-IF Receiver) 中之一類比式解調器及相關方法，以解決上述問題。

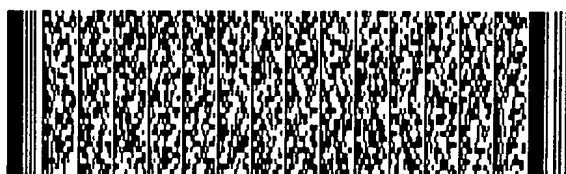
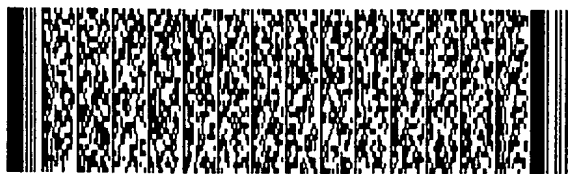
在本發明中，我們提出一包含校準裝置、直流位移校準電路、以及濾波裝置的類比式解調器，用來解決此類比式解調器於一低中頻接收器中產生的直流電位偏移及高次諧波項等問題。



五、發明說明 (7)

本發明之目的為提供一種適用於低中頻接收器 (Low-IF Receiver) 中之類比式解調器 (Analog Demodulator)。該類比式解調器包含有至少一接收電路，用來分別接收一對正交訊號 (Quadrature Signal)；至少一校準裝置，用來降低該對正交訊號之直流電位偏移 (DC Offset)；一震盪源 (Reference Source)，用來提供一參考時脈；一區域震盪產生器 (Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；至少一混波裝置 (mixer)，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊號作混頻；以及至少一直流位移校準電路 (DC Offset Calibration Circuit)，連接於該混波裝置，用來消除該混波裝置本身所產生之直流電位偏移。其中當該接收電路分別接收由一前級電路所傳送之該對正交訊號後，該校準裝置會降低該對正交訊號之直流電位偏移 (DC Offset)。接下來當該混波裝置配合該區域震盪產生器分別對該對正交訊號作混頻時，該直流位移校準電路會消除該混波裝置本身所產生之直流電位偏移，最後分別輸出混頻後的該對正交訊號。

本發明之另一目的為提供一種於類比式解調器中減低區域震盪洩漏 (LO leakage) 的方法。該類比式解調器包含有至少一接收電路，用來分別接收一對正交訊號；至少一校準裝置，用來降低該對正交訊號之直流電位偏



五、發明說明 (8)

移以避免區域震盪洩漏；一震盪源，用來提供一參考時脈；一區域震盪產生器，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；至少一混波裝置 (mixer)，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊號作混頻；以及至少一直流位移校準電路，連接於該混波裝置，用來降低該混波裝置本身所產生之直流電位偏移以避免區域震盪洩漏。而該方法包含有使用該接收電路分別接收由一前級電路所傳送之該對正交訊號；使用該校準裝置降低該對正交訊號之直流電位偏移；使用該混波裝置分別將該對正交訊號作混頻；以及使用該直流位移校準電路消除該混波裝置本身所產生之直流電位偏移。

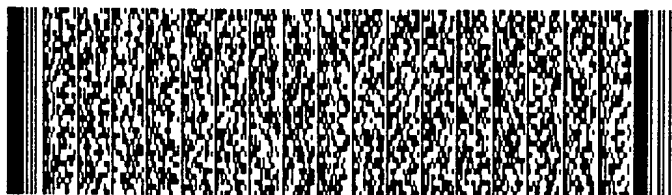
本發明之另一目的為提供一種適用於低中頻接收器中之類比式解調器。該類比式解調器包含有至少一接收來電路，用來接收一對正交訊號；至少一校準裝置，用來降低該對正交訊號之直流電位偏移；一震盪源，用來提供一參考時脈；一區域震盪產生器，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；以及至少一混波裝置，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊號作混頻。於其中當該接收電路分別接收由一前級電路所傳送之該對正交訊號後，該校準裝置會降低該對正交訊號之直流電位偏移，接著該混波裝置配合該區域震盪產生器會分別

五、發明說明 (9)

對該對正交訊號作混頻，最後分別輸出混頻後的該對正交訊號。

本發明之另一目的為提供一種於類比式解調器中，使用一校準機制來減低該類比式解調器之區域震盪洩漏的方法。其中該類比式解調器包含有一接收電路，用來分別接收一對正交訊號；至少一校準裝置，用來提供該校準機制，以降低該對正交訊號之直流電位偏移，其中該直流電位偏移係為造成區域震盪洩漏之主因；一震盪源，用來提供一參考時脈；一區域震盪產生器，連至該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；以及至少一混波裝置，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊號作混頻。而該方法包含有使用該接收電路分別接收由一前級電路所傳送之該對正交訊號；使用該校準裝置降低該對正交訊號之直流電位偏移；使用該混波裝置分別將該對正交訊號作混頻；以及輸出混頻後的該對正交訊號。

本發明之另一目的為提供一種適用於低中頻接收器中之類比式解調器。該類比式解調器包含有至少一接收電路，用來分別接收一對正交訊號；一震盪源，用來提供一參考時脈；一區域震盪產生器，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；至



五、發明說明 (10)

少一混波裝置，連接於該區域震盪產生器，並連接於該接收電路之後，用來分別將該對正交訊號作混頻；以及至少一直流位置移校準電路，連接於該混波裝置，用來消除該混波裝置本身所產生之直流電位偏移。其中當該對正交訊號分別接收後，該混波裝置配合該區域震盪產生器會分別對該對正交訊號作混頻，同時該直流電位偏移，最後分別輸出混頻後的該對正交訊號。

本發明之另一目的為提供一種於類比式解調器中用減低區域震盪洩漏的方法。其中該類比式解調器包含震盪源，用來提供參考時脈；一區域震盪產生器，連接至震盪源，用來將該震盪源產生之參考時脈降頻產生訊號作混頻；以及至少一直流位置移校準電路，連接於該混波裝置，用來該混波裝置本身所產生之直流電位偏移，該方法包含有使用該接收電路分別接收由一前級電路所傳送之該對正交訊號；使用該直流電位偏移，以及輸出混頻後的該對正交訊號。

訊號。

本發明之另一目的為提供一種適用於低中頻接收器中之類比式解調器。該類比式解調器係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)，具有鏡像消除 (Image-Rejection) 的功能。該類比式解調器包含有至少一接收電路，用來分別接收一對正交訊號；一震盪源，用來提供一參考時脈；一區域震盪產生器，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；至少一混波裝置，連接於該區域震盪產生器，用來分別將該對正交訊號作混頻；以及一濾波裝置，連接於該區域震盪產生器，用來消除該區域震盪所產生的高次諧波項。

本發明之另一目的為提供一種使用一濾波機制於類比式解調器中，以消除高次諧波項的方法。其中該類比式解調器包含有至少一接收電路，用來分別接收一對正交訊號；一震盪源，用來提供一參考時脈；一區域震盪產生器，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率，其中高次諧波項係由該區域震盪所產生；至少一混波裝置，連接於該區域震盪產生器，用來分別將該對正交訊號作混頻；以及一濾波裝置，連接於該區域震盪產生器之後，用來提供該濾波機制，以消除該區域震盪所產生的高次諧波項。而該方法

五、發明說明 (12)

包含有使用該震盪源產生參考時脈；使用該區域震盪產生器將該震盪源產生之參考時脈降頻至一特定頻率，其中該特定頻率之參考時脈可供該混波裝置用來分別將該對正交訊號作混頻；以及使用該濾波裝置消除該區域震盪所產生的高次諧波項。

本發明之優點在於，本發明之類比式解調器在接收由一前級電路所傳送之一對正交訊號後，可利用至少一校準裝置去降低該對正交訊號之直流電位偏移，降低區域振盪洩漏。

本發明之優點在於，本發明之類比式解調器在利用混波裝置將接收到的一對正交訊號作混頻時，可利用至少一直流位移校準電路去消除該混波裝置本身所產生之直流電位偏移，降低區域振盪洩漏。

本發明之優點在於，本發明之類比式解調器可利用至少一濾波裝置去消除一區域震盪所產生的高次諧波項，避免影響訊號的穩定及精確。

實施方式

本發明所揭露之類比式解調器 (Analog Demodulator) 是置於一低中頻接收器 (Low-IF Receiver)

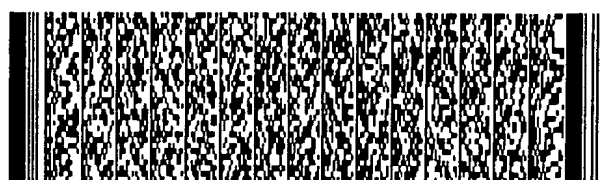


五、發明說明 (13)

中的第二級類比式解調器，亦即，於低中頻接收器中，在本發明之類比式解調器之前設置有一第一級解調器先將接收到的射頻 (Radio Frequency, RF) 訊號作第一次降頻的動作，接下來再將已經過一次降頻的訊號送至本發明之類比式解調器中進行再一次的混頻、降頻運作。

將類比式解調器應於一低中頻接收器中的架構下，需要克服的問題就是直流電位偏移所造成之區域震盪洩漏以及高次諧波項對系統效能的影響，因此，本發明所揭露之類比式解調器能利用二直流位移校準機制以及一濾波機制以解決直流電位偏移及高次諧波項等問題。

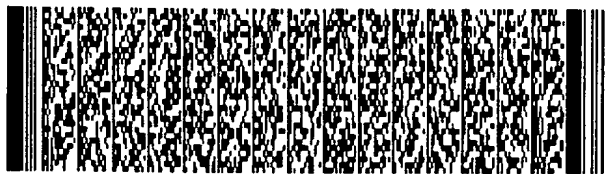
請參閱圖一，圖一為本發明類比式解調器 10 之第一實施例的示意圖。本發明類比式解調器 10 為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)，具有消除鏡像的功能。類比式解調器 10 包含有二接收電路 12、14，用來分別接收由上述前一級解調器所傳來的一對正交訊號 (Quadrature Signal)，此對正交訊號包含一同相位訊號 (In-Phase Signal, I) 以及一正交相位訊號 (Quadrature-Phase Signal, Q)。如圖一所示，類比式解調器 10 還包含了二校準裝置 16、18、一震盪源 (Reference Source) 20、一區域震盪產生器 (Local Oscillator Generator) 22、以及一組混波裝置 (mixer) 24。二校準裝置 16、18 分成第一校準裝置 16 以及



五、發明說明 (14)

第二校準裝置 18，分別連接於二接收電路 12、14 後，使得此對正交訊號 I、Q 之同相位訊號 I 以及正交相位訊號 Q 分別通過此二校準裝置 16、18，此二校準裝置 16、18 可為一帶禁濾波器 (Notch Filter)、一高通濾波器 (High Pass Filter)，或者可校準電位偏移之其他裝置。在本實施例中，校準裝置 16、18 係為截止頻率很低的高通濾波器，以濾除直流訊號。(Jason: 圖一的 filter 畫錯了，應該有三條線。而且 notch filter 為 High pass filter，並非如圖一所示的 Low pass filter。) 請見圖一，第一校準裝置 16 對應於同相位訊號 I、而第二校準裝置 18 對應於正交相位訊號 Q。經過第一校準裝置 16 以及第二校準裝置 18 處理後的同相位訊號 I 以及正交相位訊號 Q 會傳送至混波裝置 24。另外，震盪源 20 可提供一參考時脈至區域震盪產生器 22，區域震盪產生器 22 會將震盪源 20 產生之參考時脈降頻至一特定頻率，此特定頻率為介於 GSM 或無線區域網路 (WLAN) 應用之射頻 (RF) 訊號與基頻 (Base-Band) 頻率之間之任一頻率。接著區域震盪產生器 22 連接至混波裝置 24，如此一來，混波裝置 24 就能利用此特定頻率的參考時脈將同相位訊號 I 以及正交相位訊號 Q 分別作混頻，最後再將混頻後的同相位訊號 I 以及正交相位訊號 Q 送至下一級電路。

請繼續參閱圖一，本發明之第一實施例的運作情形如下，當二接收電路 12、14 分別接收由一前級電路所傳



五、發明說明 (15)

送之同相位訊號 I 以及正交相位訊號 Q 後，分別連接於同相位訊號 I 以及正交相位訊號 Q 後的第一校準裝置 16 以及第二校準裝置 18 能降低此對正交訊號 I、Q 之直流電位偏移，此對正交訊號 I、Q 之直流電位偏移最主要的來源就是來自前一級的放大電路，而此種直流電位偏移就是造成區域震盪洩漏的主因之一。接著混波裝置 24 配合區域震盪產生器 22 輸出之此特定頻率的參考時脈會分別對同相位訊號 I 以及正交相位訊號 Q 作混頻，最後再分別輸出混頻後的此對正交訊號 I、Q。在本發明之第一實施例中，類比式解調器 10 可另外包含至少一放大裝置

(amplifier)(如圖一中所示，分別連接於同相位訊號 I 以及正交相位訊號 Q 後的第一可程式增益放大器

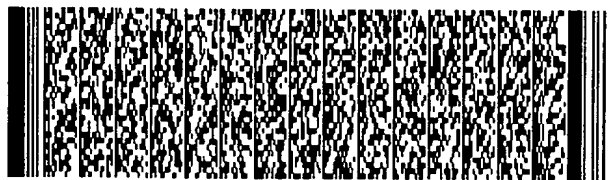
(Programmable Gain Amplifier, PGA) 26 與第二可程式增益放大器 28，可用來分別放大同相位訊號 I 以及正交相位訊號 Q)。由上可知，由於類比式解調器 10 包含進第一可程式增益放大器 26 與第二可程式增益放大器 28 去放大此對正交訊號 I、Q，若前一級解調電路所傳送的此對正交訊號 I、Q 已具有一定量的直流電位偏移，再經第一與第二可程式增益放大器 28 將訊號放大後，直流電位偏移的量則將變得很可觀，若系統中沒有加入第一校準裝置 16 以及第二校準裝置 18 去降低此對正交訊號 I、Q 之直流電位偏移，則巨大的直流電位偏移造成的區域振盪洩漏會嚴重影響系統的效能。因此，此二校準裝置 16、18 及其對一對正交訊號 I、Q 之直流電位偏移校正的功能為本

五、發明說明 (16)

發明第一實施例之重要的技術特徵。

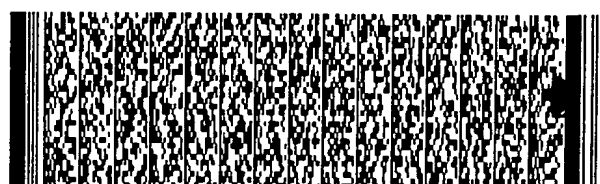
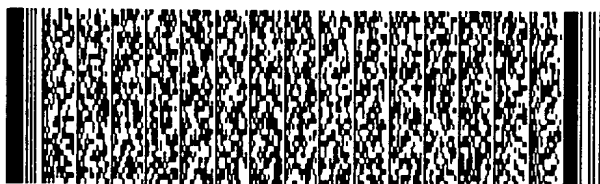
如前述，第一實施例之類比式解調器 10 是用於一低中頻接收器中，而低中頻接收器是應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。另外，請注意，在實際實施時，校準裝置的數目無須如圖一實施例之限定為二個，只要能達成校正此對正交訊號 I、Q 之直流電位偏移，用同樣的方式不論只使用一個校準裝置甚至超過三個以上的校準裝置，都包含在本實施例之範圍內。

另一個在系統中產生直流電位偏移的因素是由於系統中混波裝置因本身混波器核心 (Mixer Core) 的不匹配所產生之直流電位偏移，請參閱圖二，圖二為本發明之第二實施例的示意圖，圖二之類比式解調器 30 亦為一類比式鏡像消除解調器，類似於前一個實施例，類比式解調器 30 包含有二接收電路 32、34、一震盪源 40、一區域震盪產生器 42、以及一組混波裝置 44。二接收電路 32、34 用來分別接收由上述前一級解調器所傳來的一對正交訊號 (Quadrature Signal)，此對正交訊號包含一同相位訊號 (In-Phase Signal, I) 以及一正交相位訊號 (Quadrature-Phase Signal, Q)。在圖二中，混波裝置 44 中對應同相位訊號 I 以及正交相位訊號 Q 之兩電路線路上分別包含二直流位移校準電路 35、37 (DC Offset Calibration Circuit) (第一直流位移校準電路 35、第



五、發明說明 (17)

二直流位移校準電路 37 分別對應到同相位訊號 I 以及一正交相位訊號 Q)，此二直流位移校準電路 35、37 可為一種可控式電流鏡 (Controllable Current Mirror)，其中可控式電流鏡係將同相位訊號 I 以及正交相位訊號 Q 之電壓訊號轉換為電流訊號，並調整混波裝置 44 之輸入級電路之偏壓電流至相同的值，以消除混波裝置 44 所產生之區域振盪洩漏。請見圖三。圖三顯示圖二第一直流位移校準電路 35 或第二直流位移校準電路 37 之可控式電流鏡的一實施例。圖三之可控式電流鏡 50 是利用金屬氧化半導體 (metal-oxide semiconductor, MOS) 電晶體 M1-M4 的架構完成，事實上，圖三之可控式電流鏡主要顯示控制鏡像電流 I' 大小的架構部分，至於將電壓訊號轉換為電流訊號的架構則為普遍之習知技術，無須多加贅述及顯示。如圖三所示，電流 I 進入可控式電流鏡 50 後，可控式電流鏡 50 利用一電壓選擇陣列 (Voltage Switch Array) 52，控制對應於金屬氧化半導體電晶體 M1-M4 之各個電壓 V2-V4 的開關，以決定合併後整個金屬氧化半導體電晶體的面積、並藉由改變整個金屬氧化半導體電晶體的面積來調整鏡像電流 I' 的大小。在實際實施時，金屬氧化半導體電晶體的數目無須如圖三實施例般限定。金屬氧化半導體電晶體的數目愈多，則調整的精確度則愈高。請參閱圖四，圖四顯示了圖二直流位移校準電路之可控式電流鏡的另一實施例。圖四之可控式電流鏡 54 是利用雙載子電晶體 (Bipolar) B0 配合上電阻 R0-R3 的架構



五、發明說明 (18)

完成，和圖三之實施例相同，圖四之可控式電流鏡 54 主要顯示控制電流大小的架構部分，並沒有顯示將電壓訊號轉換為電流訊號的架構。於圖四中，電流 I 進入可控式電流鏡 54 後，可控式電流鏡 54 利用一開關陣列 56，控制對應於電阻 $R0-R3$ 之連接的開路或斷路，以合併後總電阻的大小來調整鏡像電流 I' 的大小。同樣地，在實際實施時，電阻的數目無須如圖實施例般限定。電阻的數目愈多，則調整的精確度則愈高。

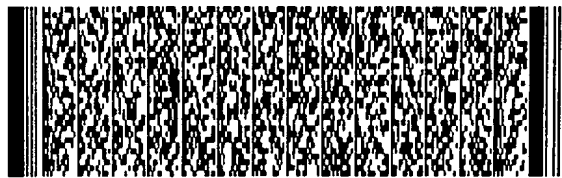
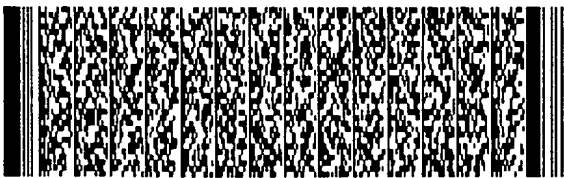
請繼續參閱圖二，震盪源 40 可提供一參考時脈至區域震盪產生器 42，區域震盪產生器 42 會將震盪源 40 產生之參考時脈降頻至一特定頻率，此特定頻率為介於 GSM 或無線區域網路 (WLAN) 應用之射頻 (RF) 訊號與基頻 (Base-Band) 頻率之間之任一頻率。接著區域震盪產生器 42 連接至混波裝置 44，提供此特定頻率的參考時脈予校準裝置，如此一來，混波裝置 44 就能利用此特定頻率的參考時脈將同相位訊號 I 以及正交相位訊號 Q 分別作混頻，最後再將混頻後的同相位訊號 I 以及正交相位訊號 Q 送至下一級電路。本發明第二實施例主要之技術特徵在於利用連接於混波裝置 44 的直流位移校準電路 35、37 來消除混波裝置本身所產生之直流電位偏移，消除此種直流電位偏移造成的區域震盪洩漏。另外，在本發明之第二實施例中，類比式解調器 30 可於接收電路 32、34 後另外包含至少一放大裝置 (Amplifier) (如圖一中所示，分

五、發明說明 (19)

別連接於同相位訊號 I 以及正交相位訊號 Q 後的第一可程式增益放大器 (Programmable Gain Amplifier, PGA) 46 與第二可程式增益放大器 48，可用來分別放大同相位訊號 I 以及正交相位訊號 Q)。

和第一實施例相同的是，第二實施例之類比式解調器 30 亦用於一低中頻接收器中，而低中頻接收器是應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。另外，請注意，在實際實施時，直流位移校準電路的數目無須如圖二實施例之限定為二個，直流位移校準電路的設置亦無須如圖二實施例之限定為分別裝設於混波裝置中對應同相位訊號 I 以及正交相位訊號 Q 之兩電路線路上，意即，即使只裝設一個直流位移校準電路於同相位訊號 I 以及正交相位訊號 Q 之兩電路線路之其中之一，只要能達成消除混波裝置本身所產生之直流電位偏移的功能，亦屬於本實施例之技術特徵。

將本發明第一實施例及第二實施例的技術特徵合併後，可更完整及全面的消除前一級解調器帶來的直流電位偏移以及混波裝置本身所產生之直流電位偏移，使得系統的直流電位偏移及其所造成的區域震盪洩漏能降至最低。請參閱圖五，圖五為本發明之第三實施例的示意圖，圖五之類比式解調器 60 為合併了第一及第二實施例之之類比式解調器的技術特徵，架構中相關元件的名稱



五、發明說明 (20)

及功能與第一及第二實施例所描述的相同。類比式解調器 60 包含有用來分別接收同相位訊號 I 以及正交相位訊號 Q 的二接收電路 62、64，用來降低此對正交訊號 I、Q 之直流電位偏移的二校準裝置 66、68 (第一校準裝置 66 以及第二校準裝置 68)；用來提供一參考時脈的一震盪源 70；用來將震盪源 70 產生之參考時脈降頻至一特定頻率的一區域震盪產生器 72；用來分別將此對正交訊號 I、Q 作混頻的一組混波裝置 74；以及用來消除混波裝置 74 本身所產生之直流電位偏移的二直流位移校準電路 65、67 (第一直流位移校準電路 65、第二直流位移校準電路 67)。圖五之類比式解調器 60 最重要的技術特徵為同時包含了連接於接收電路後的二校準裝置 66、68 以及連接於混波裝置 74 中的二直流位移校準電路 65、67，將所有造成直流電位偏移的原因都加以考慮進去，因此能將造成區域震盪洩漏的直流電位偏移降至最低。

請參考圖六，圖六為圖五類比式解調器 60 一部分的電路圖。圖六之電路圖為實行圖五類比式解調器 60 之一實施例，訊號是以電流形式輸入。圖六之電路圖包含了圖五類比式解調器 60 之二校準裝置 66、68 (第一校準裝置以及第二校準裝置 66、68)、部分的混波裝置 74、二直流位移校準電路 65、67、以及區域震盪產生器 72。圖六實施例所顯示的電路主要是利用金屬氧化半導體電晶體、雙載子電晶體、及其他類比元件的類比架構完成。值得



五、發明說明 (21)

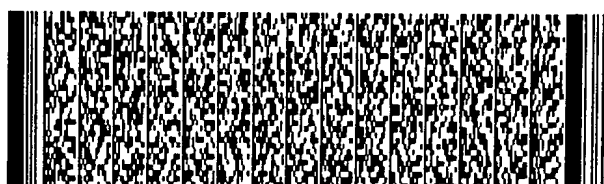
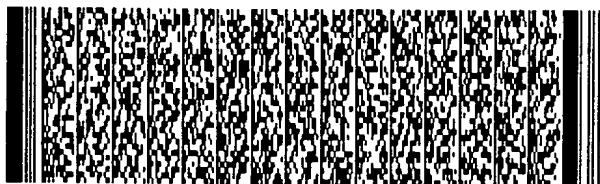
注意的是，首先，第一校準裝置以及第二校準裝置 66、68 在圖六中是分別利用電阻 $R1$ 、 $R2$ 及電容 $C1$ 、 $C2$ 構成的帶禁濾波器 (Notch Filter) 來達到消除直流電位偏移的功效。如同本發明第一實施例中所述，校準裝置的型式不限於帶禁濾波器，包含高通濾波器 (High Pass Filter) 或者可校準電位偏移之其他裝置亦包含在內，再者，直流位移校準電路的數目及型式亦無須限定。最後，關於圖六中顯示區域震盪產生器 72 的電路部分，由於本發明類比式解調器 60 為一類比式鏡像消除解調器，其鏡像消除的能力端視於區域震盪產生器 72 之四個輸入端 A、B、C、D 訊號的正交相差 (Quadrature Phase Difference) 是否相互差距九十度，以及區域震盪產生器 72 之四個輸入端 A、B、C、D 訊號的振幅 (Amplitude) 是否相同。請接著參考圖七 (a) 及圖七 (b)，圖七 (a) 及圖七 (b) 為圖六電路架構之另一實施例，實際上，圖七 (a) 及圖七 (b) 為相互連接的電路架構，圖七 (a) 中電路接點 p 及 q 即分別對應連接於圖七 (b) 中電路接點 p 及 q。請與圖六一同觀之，圖七 (a) 的架構大致對應於圖六所顯示的混波裝置 74，四個端點 A、B、C、D 訊號的正交相差 (Quadrature Phase Difference) 是否相互差距九十度，以及 A、B、C、D 四個訊號的振幅是否相同仍決定了本發明類比式解調器 60 鏡像消除能力的好壞，而圖七 (b) 的架構則大致對應於圖六電路架構中除了混波裝置 74 以外的部分，但並未包含圖六中的二校準裝置 66、68 (第一校準



五、發明說明 (22)

裝置以及第二校準裝置 66、68)以及二直流位移校準電路 65、67，因此，圖七(b)中所顯示的一對正交訊號 I、Q 應視為已經過圖六所顯示的二校準裝置 66、68 消除直流電位偏移後的一對正交訊號 I、Q。首先請注意，圖七(a)及圖七(b)與圖六最重要的相異之處在於，圖七(a)及圖七(b)實施例中的訊號是以電壓形式輸入，而圖六實施例中的訊號是以電流形式輸入，再者，圖七(a)及圖七(b)實施例中所顯示的金屬氧化半導體電晶體 M1、M2 以及雙載子電晶體 B1~B4 並非此架構惟一限定的組合及選擇，其他能夠完成與此實施例相同功能的架構都包含在本發明之技術特徵當中。

在本發明類比式解調器的架構下，需要克服的問題除了直流電位偏移所造成之區域震盪洩漏之外，區域震盪所產生的高次諧波項對系統效能也有不良的影響。在上述本發明第一至第三實施例中，由於震盪源提供的參考時脈為方波訊號，是由不同次方的諧波項所組成，所以容易產生高次諧波項的問題，在上述本發明第一至第三實施例之架構中，在其震盪源及區域震盪產生器之後，若設置一濾波裝置，將其連接於區域震盪產生器之後，則能用來濾除區域震盪所產生的高次諧波項，尤其是針對三階 (3^{rd}) 以及五階 (5^{th}) 之諧波項。請參閱圖八，圖八為將圖五實施例中之區域震盪產生器 72 後加入一濾波裝置 80 之示意圖。請注意，濾波裝置 80 可為一多相位



五、發明說明 (23)

濾波器 (Poly-Phase Filter)、一低通濾波器 (Low Pass Filter) 或者數位濾波器 (Digital Filter)，主要用來濾除三階 (3^{rd}) 以及五階 (5^{th}) 諧波項。圖八示意圖之架構是以圖五為例，事實上，這樣加入一濾波裝置的架構亦適用於圖一及圖二之實施例中。

如此一來，將本發明第一、第二、第三、以及圖八之實施例結合後，即可完整描述本發明所有重要的技術特徵。請見圖九，圖九為本發明類比式解調器 90 之第四實施例的示意圖。第四實施例之類比式解調器 90 將前述所有實施例之主要元件及功能都包含在內。由圖九可知，類比式解調器 90 包含了二接收電路 92、94、二校準裝置 96、98 (第一校準裝置 96 及第二校準裝置 98)、一震盪源 100、一區域震盪產生器 102、一組混波裝置 104、一濾波裝置 110、以及二直流位移校準電路 95、97。類比式解調器 90 另外還包含了二放大裝置 106、108 連接於接收電路 92、94 後，用來放大接收進的一對正交訊號 I、Q。類比式解調器 90 亦包含了二放大裝置 126、128 於此對正交訊號 I、Q 之輸出端，用來放大混頻後之此對正交訊號 I、Q。在本實施例中，另包含低通濾波器 (Low Pass Filter) 116、118，連接於混波裝置 104 之後，用來進一步濾除前一級解調電路所產生的高次諧波成份。其中當接收電路 92、94 分別接收由一前級電路所傳送之該對正交訊號 I、Q 後，校準裝置 96、98 會降低此對正交訊號 I、



五、發明說明 (24)

Q之直流電位偏移。接下來當混波裝置 104配合區域震盪產生器 102分別對此對正交訊號 I、Q作混頻時，濾波裝置 110會消除區域震盪所產生的高次諧波項，而直流位移校準電路會消除混波裝置 104本身所產生之直流電位偏移，最後分別輸出混頻後的此對正交訊號 I、Q。

本發明揭露了將一類比式解調器應用於低中頻或超低中頻接收器的架構，以達成與類比傳輸接收端整合上的優勢及低能源消耗等優點，再者，本發明之類比式解調器利用至少一校準裝置、直流位移校準電路、及濾波裝置執行直流電位偏移校準機制及濾波機制，以解決於一低中頻接收器中的類比式解調器會產生的直流電位偏移及高次諧波項等問題。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利之涵蓋範圍。



圖式簡單說明

圖示之簡單說明

圖一為本發明類比式解調器之第一實施例的示意圖。

圖二為本發明類比式解調器之第二實施例的示意圖。

圖三為圖二直流位移校準電路之可控式電流鏡一實施例之示意圖。

圖四為圖二直流位移校準電路之可控式電流鏡另一實施例之示意圖。

圖五為本發明類比式解調器之第三實施例的示意圖。

圖六為圖五類比式解調器部分的電路圖。

圖七(a)、(b)為圖六電路架構之另一實施例。

圖八為圖五實施例中加入一濾波裝置之示意圖。

圖九為本發明類比式解調器之第四實施例的示意圖。

圖示之符號說明

10、30、60、90	類比式解調器
12、32、62、92	接收電路
14、34、64、94	接收電路
16、66、96	第一校準裝置



圖式簡單說明

18、 68、 98	第 二 校 準 裝 置
20、 40、 70、 100	震 盪 源
22、 42、 72、 102	區 域 震 盪 產 生 器
24、 44、 74、 104	混 波 裝 置
26、 46、 76、 106	第 一 可 程 式 增 益 放 大 器
28、 48、 78、 108	第 二 可 程 式 增 益 放 大 器
35、 65、 95	第 一 直 流 位 移 校 準 電 路
37、 67、 97	第 二 直 流 位 移 校 準 電 路
50、 54	可 控 式 電 流 鏡
52	電 壓 選 擇 陣 列
56	開 關 陣 列
80、 110	濾 波 裝 置
116、 118	校 準 裝 置
126、 128	放 大 裝 置



六、申請專利範圍

1. 一種用於一低中頻接收器 (Low-IF Receiver) 中之一類比式解調器 (Analog Demodulator)，該類比式解調器包含有：

至少一接收電路，用來分別接收一對正交訊號 (Quadrature Signal)；

至少一校準裝置，用來降低該對正交訊號之直流電位偏移 (DC Offset)；

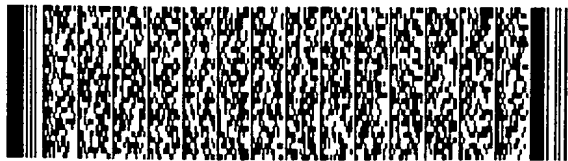
一震盪源 (Reference Source)，用來提供一參考時脈；

一區域震盪產生器 (Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；

至少一混波裝置 (mixer)，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊號作混頻；以及

至少一直流位移校準電路 (DC Offset Calibration Circuit)，連接於該混波裝置，用來消除該混波裝置本身所產生之直流電位偏移；

其中當該接收電路分別接收由一前級電路所傳送之該對正交訊號後，該校準裝置會降低該對正交訊號之直流電位偏移 (DC Offset)，接下來當該混波裝置配合該區域震盪產生器分別對該對正交訊號作混頻時，該直流位移校準電路會消除該混波裝置本身所產生之直流電位偏移，最後分別輸出混頻後的該對正交訊號。



六、申請專利範圍

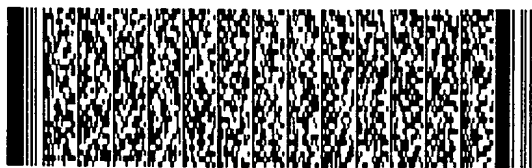
2. 如申請專利範圍第 1 項之類比式解調器，其係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)。

3. 如申請專利範圍第 1 項之類比式解調器，其中該校準裝置係為一帶禁濾波器 (Notch Filter)、一高通濾波器 (High Pass Filter)，或者可校準電位偏移之其他裝置。

4. 如申請專利範圍第 1 項之類比式解調器，其另包含至少一放大裝置 (Amplifier)，連接於該接收電路之後，用來放大該對正交訊號。

5. 如申請專利範圍第 1 項之類比式解調器，其中該直流位移校準電路係為一可控式電流鏡 (Controllable Current Mirror)，其中該可控式電流鏡係將該對正交訊號之電壓訊號轉換為電流訊號，並調整該混波器之輸入級電路之偏壓電流至相同的值，以消除該對正交訊號通過該混波裝置時所產生之區域振盪洩漏。

6. 如申請專利範圍第 1 項之類比式解調器，其中該區域震盪產生器所產生之特定頻率為介於 GSM 或無線區域網路 (WLAN) 應用之射頻 (RF) 訊號與基頻 (Base-Band) 頻率之間



六、申請專利範圍

之任一頻率。

7. 如申請專利範圍第1項之類比式解調器，其中該低中頻接收器係應用於GSM或無線區域網路(WLAN)通訊系統中。

8. 一種於一類比式解調器(Analog Demodulator)中減低區域震盪洩漏(L0 leakage)的方法，該類比式解調器包含有：

至少一接收電路，用來分別接收一對正交訊號(Quadrature Signal)；

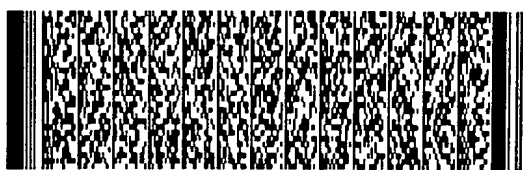
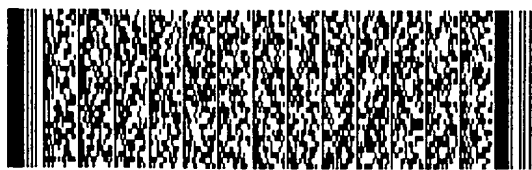
至少一校準裝置，用來降低該對正交訊號之直流電位偏移(DC Offset)以避免區域震盪洩漏；

一震盪源(Reference Source)，用來提供一參考時脈；

一區域震盪產生器(Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；

至少一混波裝置(mixer)，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊號作混頻；以及

至少一直流位移校準電路(DC Offset Calibration Circuit)，連接於該混波裝置，用來降低該混波裝置本身所產生之直流電位偏移以避免區域震盪洩漏；



六、申請專利範圍

該方法包含有：

使用該接收電路分別接收由一前級電路所傳送之該對正交訊號；

使用該校準裝置降低該對正交訊號之直流電位偏移；

使用該混波裝置分別將該對正交訊號作混頻；以及

使用該直流位移校準電路消除該混波裝置本身所產生之直流電位偏移。

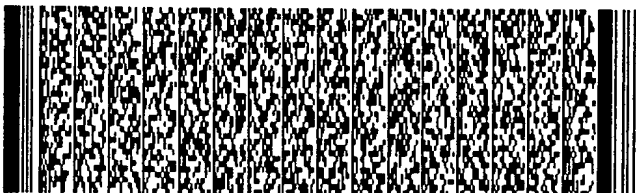
9. 如申請專利範圍第 8 項之方法，其中該類比式解調器係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)。

10. 如申請專利範圍第 8 項之方法，其中該類比式解調器係用於一低中頻接收器 (Low-IF Receiver) 中。

11. 如申請專利範圍第 10 項之方法，其中該低中頻接收器係應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。

12. 如申請專利範圍第 8 項之方法，其中該校準裝置係為一帶禁濾波器 (Notch Filter)、一高通濾波器 (High Pass Filter)，或者可校準直流電位偏移之其他裝置。

13. 如申請專利範圍第 8 項之方法，其中該直流位移校準



六、申請專利範圍

電路係為一可控式電流鏡 (Controllable Current Mirror)，其中該可控式電流鏡係將該對正交訊號之電壓訊號轉換為電流訊號，並調整該混波器之輸入級電路之偏壓電流至相同的值，以消除該對正交訊號通過該混波裝置時所產生之區域振盪洩漏。

14. 如申請專利範圍第 8 項之方法，其中該類比式解調器另包含至少一放大裝置 (Amplifier)，連接於該接收電路之後，用來放大該對正交訊號。

1. 一種用於一低中頻接收器 (Low-IF Receiver) 中之一類比式解調器 (Analog Demodulator)，該類比式解調器包含有：

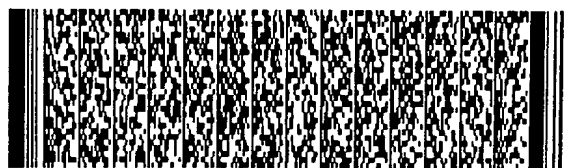
至少一接收電路，用來接收一對正交訊號 (Quadrature Signal)；

至少一校準裝置，用來降低該對正交訊號之直流電位偏移 (DC Offset)；

一震盪源 (Reference Source)，用來提供一參考時脈；

一區域震盪產生器 (Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；以及

至少一混波裝置 (mixer)，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊



六、申請專利範圍

號作混頻；

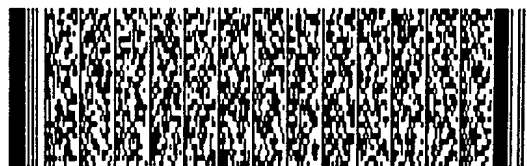
其中當該接收電路分別接收由一前級電路所傳送之該對正交訊號後，該校準裝置會降低該對正交訊號之直流電位偏移 (DC Offset)，接著該混波裝置配合該區域震盪產生器會分別對該對正交訊號作混頻，最後分別輸出混頻後的該對正交訊號。

16. 如申請專利範圍第 15 項之類比式解調器，其係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)。

17. 如申請專利範圍第 15 項之類比式解調器，其中該校準裝置係為一帶禁濾波器 (Notch Filter)、一高通濾波器 (High Pass Filter)，或者可校準直流電位偏移之其他裝置。

18. 如申請專利範圍第 15 項之類比式解調器，其另包含至少一放大裝置 (Amplifier)，連接於該接收電路之後，用來放大該對正交訊號。

19. 如申請專利範圍第 15 項之類比式解調器，其中該區域震盪產生器所產生之特定頻率為介於 GSM 或無線區域網路 (WLAN) 應用之射頻 (RF) 訊號與基頻 (Base-Band) 頻率之間之任一頻率。



六、申請專利範圍

20. 如申請專利範圍第15項之類比式解調器，其中該低中頻接收器係應用於GSM或無線區域網路(WLAN)通訊系統中。

21. 一種於一類比式解調器(Analog Demodulator)中，使用一校準機制來減低該類比式解調器之區域震盪洩漏(L0 leakage)的方法，其中該類比式解調器包含有：

至少一接收電路，用來分別接收一對正交訊號(Quadrature Signal)；

至少一校準裝置，用來提供該校準機制，以降低該對正交訊號之直流電位偏移(DC Offset)，其中該直流電位偏移係為造成區域震盪洩漏之主因；

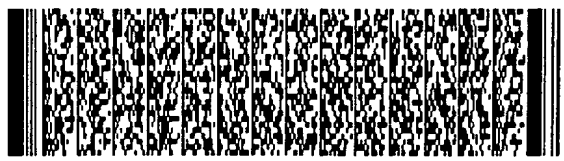
一震盪源(Reference Source)，用來提供一參考時脈；

一區域震盪產生器(Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；以及

至少一混波裝置(mixer)，連接於該區域震盪產生器，並連接於該校準裝置之後，用來分別將該對正交訊號作混頻；

該方法包含有：

使用該接收電路分別接收由一前級電路所傳送之該對正交訊號；



六、申請專利範圍

使用該校準裝置降低該對正交訊號之直流電位偏移；

使用該混波裝置分別將該對正交訊號作混頻；以及輸出混頻後的該對正交訊號。

22. 如申請專利範圍第 21 項之方法，其中該類比式解調器係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)。

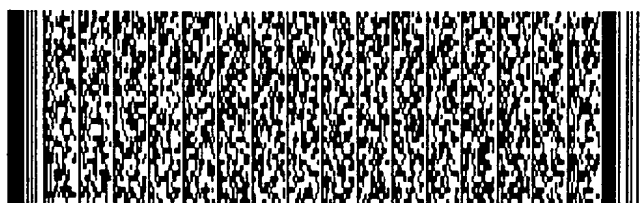
23. 如申請專利範圍第 21 項之方法，其中其中該類比式解調器係用於一低中頻接收器 (Low-IF Receiver) 中。

24. 如申請專利範圍第 23 項之方法，其中該低中頻接收器係應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。

25. 如申請專利範圍第 21 項之方法，其中該校準裝置係為一帶禁濾波器 (Notch Filter)、一高通濾波器 (High Pass Filter)，或者可校準直流電位偏移之其他裝置。

26. 如申請專利範圍第 21 項之方法，其中該類比式解調器另包含至少一放大裝置 (Amplifier)，連接於該接收電路之後，用來放大該對正交訊號。

27. 一種用於一低中頻接收器 (Low-IF Receiver) 中之一



六、申請專利範圍

類比式解調器 (Analog Demodulator)，該類比式解調器包含有：

至少一接收電路，用來分別接收一對正交訊號 (Quadrature Signal)；

一震盪源 (Reference Source)，用來提供一參考時脈；

一區域震盪產生器 (Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；

至少一混波裝置 (mixer)，連接於該區域震盪產生器，並連接於該接收電路之後，用來分別將該對正交訊號作混頻；以及

至少一直流位移校準電路 (DC Offset Calibration Circuit)，連接於該混波裝置，用來消除該混波裝置本身所產生之直流電位偏移；

其中當該接收電路分別接收由一前級電路所傳送之該對正交訊號後，該混波裝置配合該區域震盪產生器會分別對該對正交訊號作混頻，同時該直流位移校準電路會消除該混波裝置本身所產生之直流電位偏移，最後分別輸出混頻後的該對正交訊號。

20. 如申請專利範圍第 27 項之類比式解調器，其係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)。



六、申請專利範圍

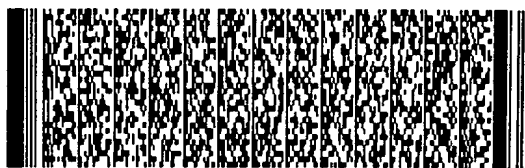
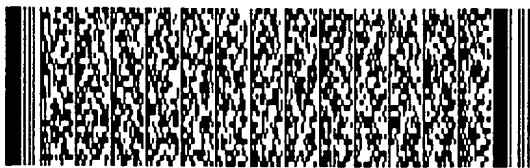
29. 如申請專利範圍第 27 項之類比式解調器，其另包含至少一放大裝置 (Amplifier)，連接於該接收電路之後，用來放大該對正交訊號。

30. 如申請專利範圍第 27 項之類比式解調器，其中該直流位移校準電路係為一可控式電流鏡 (Controllable Current Mirror)，其中該可控式電流鏡係將該對正交訊號之電壓訊號轉換為電流訊號，並調整該混波器之輸入級電路之偏壓電流至相同的值，以消除該對正交訊號通過該混波裝置時所產生之區域振盪洩漏。

31. 如申請專利範圍第 27 項之類比式解調器，其中該區域振盪產生器所產生之特定頻率為介於 GSM 或無線區域網路 (WLAN) 應用之射頻 (RF) 訊號與基頻 (Base-Band) 頻率之間之任一頻率。

32. 如申請專利範圍第 27 項之類比式解調器，其中該低中頻接收器係應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。

33. 一種於一類比式解調器 (Analog Demodulator) 中用來減低區域振盪洩漏 (LO leakage) 的方法，其中該類比式解調器包含有：



六、申請專利範圍

至少一接收電路，用來分別接收一對正交訊號 (quadrature Signal)；

一震盪源 (Reference Source)，用來提供一參考時脈；

一區域震盪產生器 (Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；

至少一混波裝置 (mixer)，連接於該區域震盪產生器，並連接於該接收電路之後，用來分別將該對正交訊號作混頻；以及

至少一直流位移校準電路 (DC Offset Calibration Circuit)，連接於該混波裝置，用來消除該混波裝置本身所產生之直流電位偏移，其中該直流電位偏移係為造成區域震盪洩漏之主因；

該方法包含有：

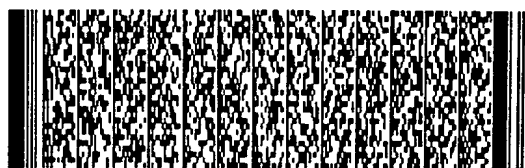
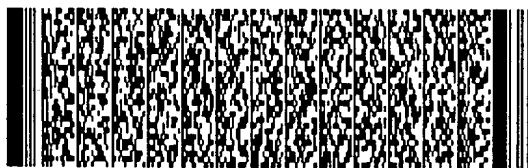
使用該接收電路分別接收由一前級電路所傳送之該對正交訊號；

使用該混波裝置分別將該對正交訊號作混頻；

使用該直流位移校準電路消除該混波裝置本身所產生之直流電位偏移；以及

輸出混頻後的該對正交訊號。

34. 如申請專利範圍第 33 項之方法，其中該類比式解調器係為一類比式鏡像消除解調器 (Image-Rejected



六、申請專利範圍

Analog Demodulator)。

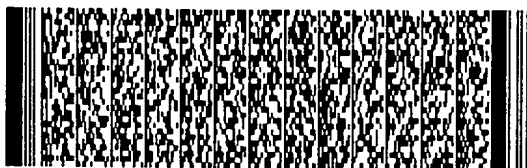
35. 如申請專利範圍第 33 項之方法，其中其中該類比式解調器係用於一低中頻接收器 (Low-IF Receiver) 中。

36. 如申請專利範圍第 35 項之方法，其中該低中頻接收器係應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。

37. 如申請專利範圍第 33 項之方法，其中該直流位移校準電路係為一可控式電流鏡 (Controllable Current Mirror)，其中該可控式電流鏡係將該對正交訊號之電壓訊號轉換為電流訊號，並調整該混波裝置之輸入級電路之偏壓電流至相同的值，以消除該混波裝置所產生之區域振盪洩漏。

38 如申請專利範圍第 33 項之方法，其中該類比式解調器另包含有至少一放大裝置 (Amplifier)，連接於該接收電路之後，用來放大該對正交訊號。

39. 一種用於一低中頻接收器 (Low-IF Receiver) 中之類比式解調器 (Analog Demodulator)，該類比式解調器係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)，具有鏡像消除 (Image-Rejection) 的功能，該類比式解調器包含有：



六、申請專利範圍

至少一接收電路，用來分別接收一對正交訊號 (Quadrature Signal)；

一震盪源 (Reference Source)，用來提供一參考時脈；

一區域震盪產生器 (Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率；

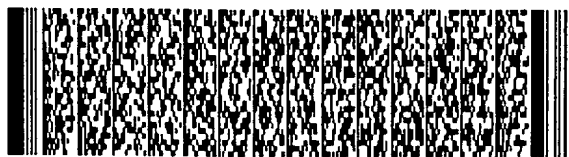
至少一混波裝置 (mixer)，連接於該區域震盪產生器，用來分別將該對正交訊號作混頻；以及

一濾波裝置，連接於該區域震盪產生器，用來消除該區域震盪所產生的高次諧波項。

40. 如申請專利範圍第39項之類比式解調器，其中該類比式解調器之鏡像消除的能力，係端視於該區域震盪產生器之四個輸入端訊號的正交相差 (Quadrature Phase Difference) 是否相互差距九十度，以及該區域震盪產生器之四個輸入端訊號的振幅 (Amplitude) 是否相同。

41. 如申請專利範圍第39項之方法，其中該濾波裝置係為一多相位濾波器 (Poly-Phase Filter)、一低通濾波器 (Low Pass Filter) 或者數位濾波器 (Digital Filter)。

42. 如申請專利範圍第39項之類比式解調器，其中該區域震盪產生器所產生之該特定頻率為介於 GSM 或無線區域



六、申請專利範圍

網路 (WLAN) 應用之射頻 (RF) 訊號與基頻 (Base-Band) 頻率之間之任一頻率。

43. 如申請專利範圍第 39 項之類比式解調器，其中該低中頻接收器係應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。

44. 一種使用一濾波機制於一類比式解調器 (Analog Demodulator) 中，以消除高次諧波項的方法，其中該類比式解調器包含有：

至少一接收電路，用來分別接收一對正交訊號 (Quadrature Signal)；

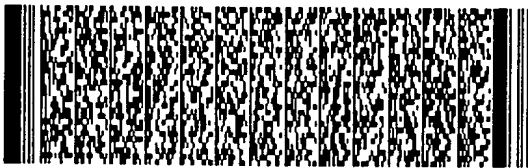
一震盪源 (Reference Source)，用來提供一參考時脈；

一區域震盪產生器 (Local Oscillator Generator)，連接於該震盪源，用來將該震盪源產生之參考時脈降頻至一特定頻率，其中高次諧波項係由該區域震盪所產生；

至少一混波裝置 (mixer)，連接於該區域震盪產生器，用來分別將該對正交訊號作混頻；以及

一濾波裝置，連接於該區域震盪產生器之後，用來提供該濾波機制，以消除該區域震盪所產生的高次諧波項；

該方法包含有：



六、申請專利範圍

使用該震盪源產生參考時脈；

使用該區域震盪產生器將該震盪源產生之參考時脈降頻至一特定頻率，其中該特定頻率之參考時脈可供該混波裝置用來分別將該對正交訊號作混頻；以及

使用該濾波裝置消除該區域震盪所產生的高次諧波項。

45. 如申請專利範圍第 44 項之方法，其中該類比式解調器係為一類比式鏡像消除解調器 (Image-Rejected Analog Demodulator)，具有鏡像消除 (Image-Rejection) 的功能，其中該類比式解調器之鏡像消除的能力，係端視於該區域震盪產生器之四個輸入端訊號的正交相差 (Quadrature Phase Difference) 是否相互差距九十度，以及該區域震盪產生器之四個輸入端訊號的振幅 (Amplitude) 是否相同。

46. 如申請專利範圍第 44 項之方法，其中該濾波裝置係為一多相位濾波器 (Poly-Phase Filter)、一低通濾波器 (Low Pass Filter) 或者數位濾波器 (Digital Filter)。

47. 如申請專利範圍第 44 項之方法，其中該高次諧波項係主要針對三階 (3^{rd}) 以及五階 (5^{th}) 諧波項。

48. 如申請專利範圍第 44 項之類比式解調器，其中該區

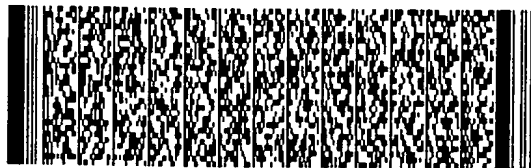


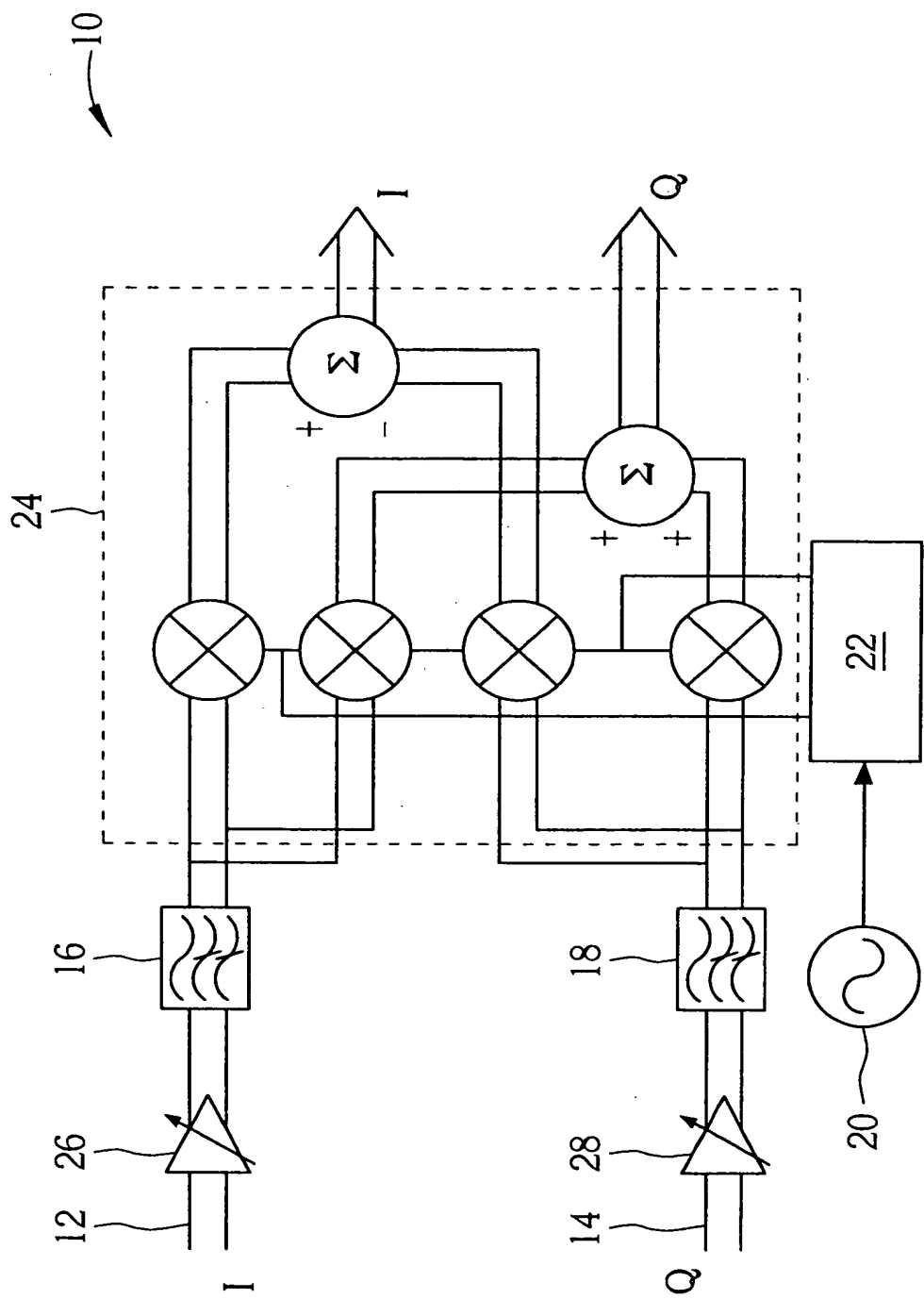
六、申請專利範圍

域震盪產生器所產生之該特定頻率為介於 GSM 或無線區域網路 (WLAN) 應用之射頻 (RF) 訊號與基頻 (Base-Band) 頻率之間之任一頻率。

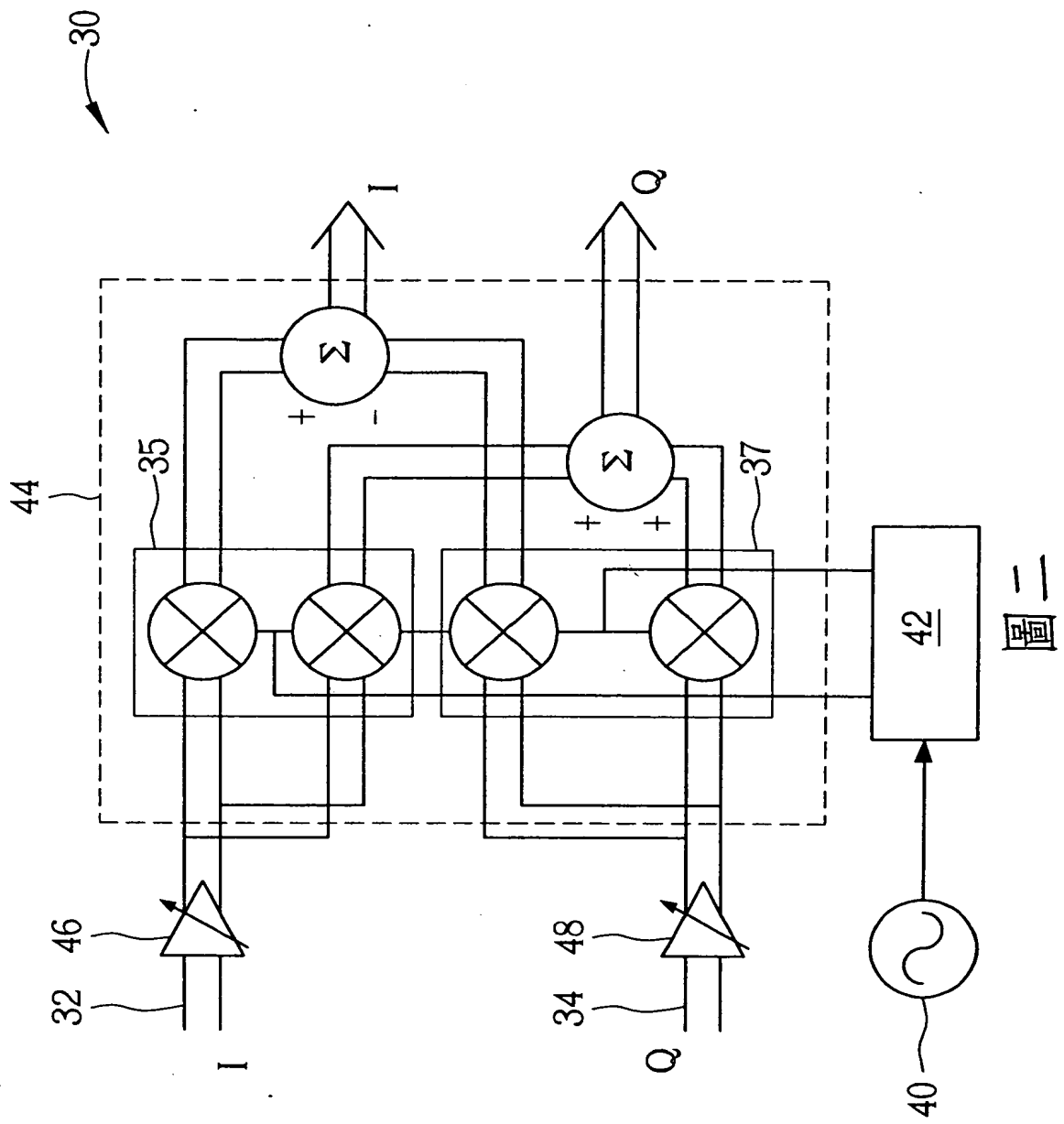
49. 如申請專利範圍第 44 項之方法，其中其中該類比式解調器係用於一低中頻接收器 (Low-IF Receiver) 中。

50. 如申請專利範圍第 49 項之類比式解調器，其中該低中頻接收器係應用於 GSM 或無線區域網路 (WLAN) 通訊系統中。

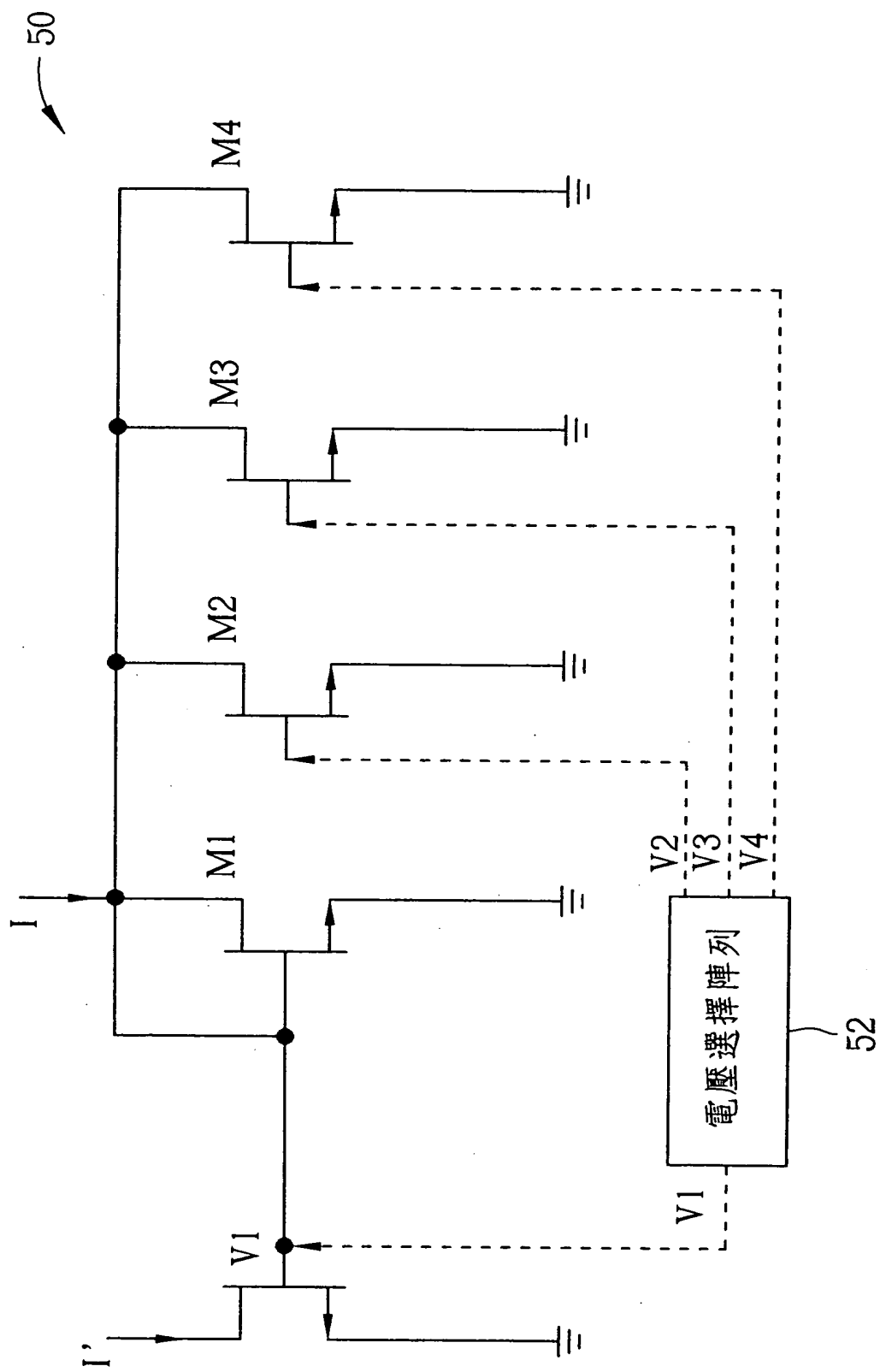




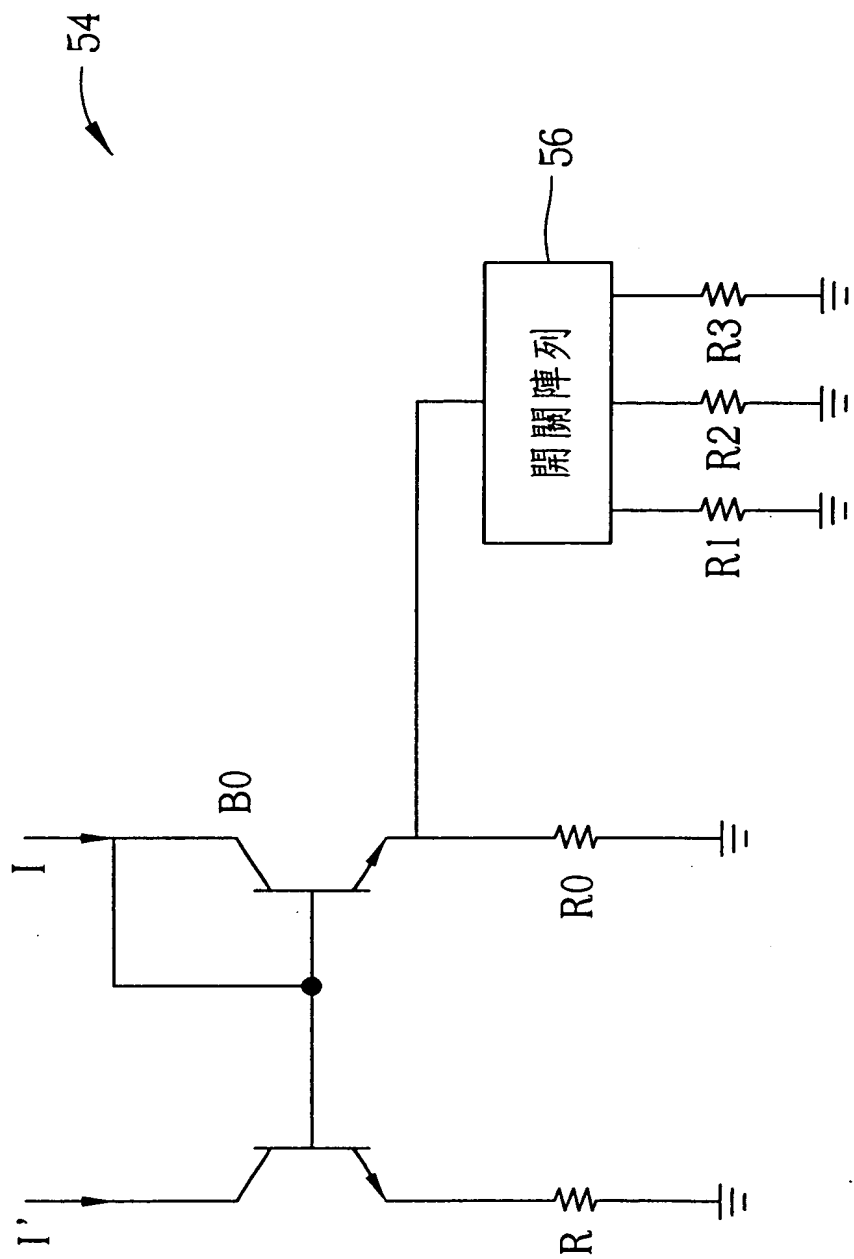
圖一



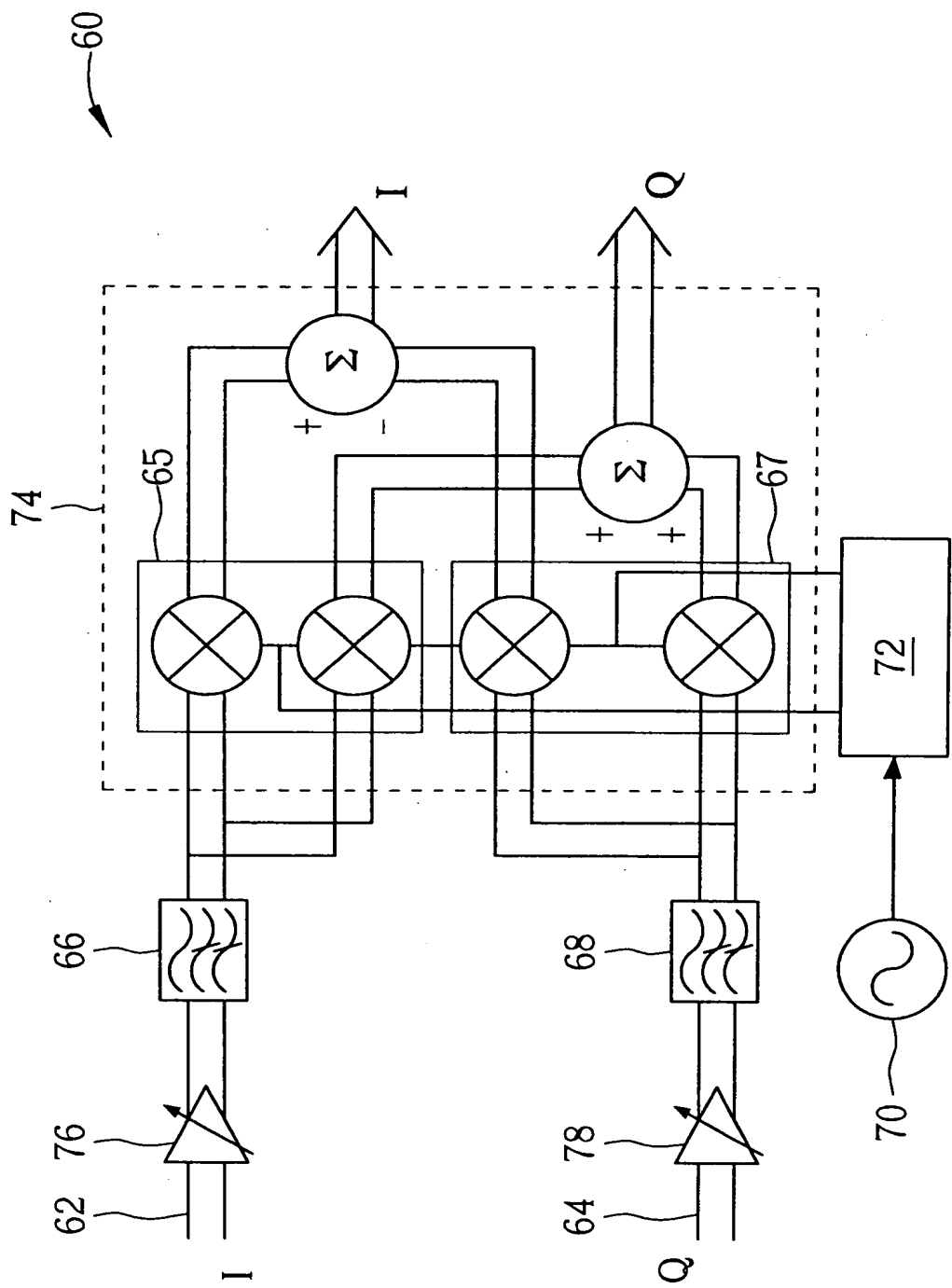
圖二



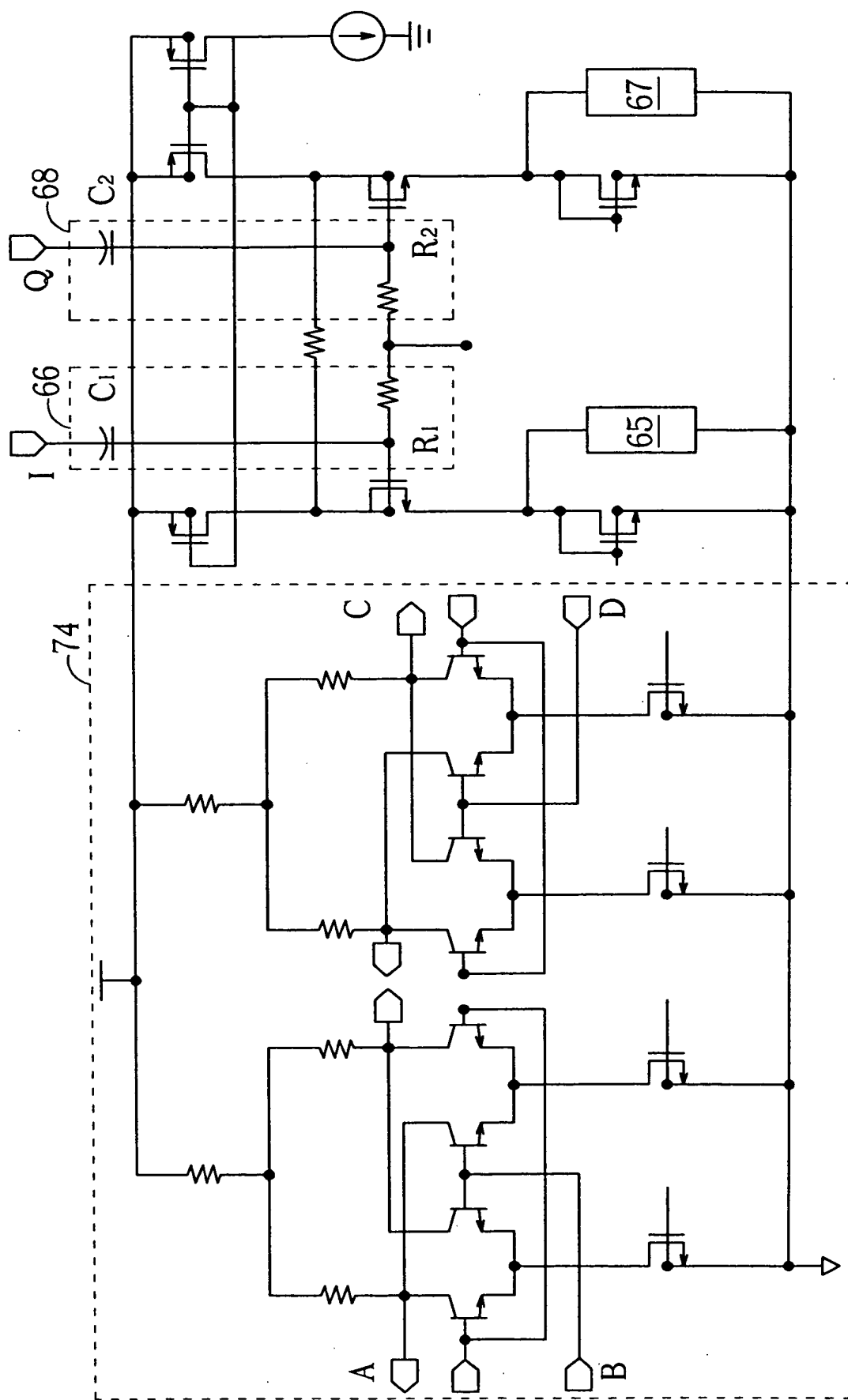
圖三



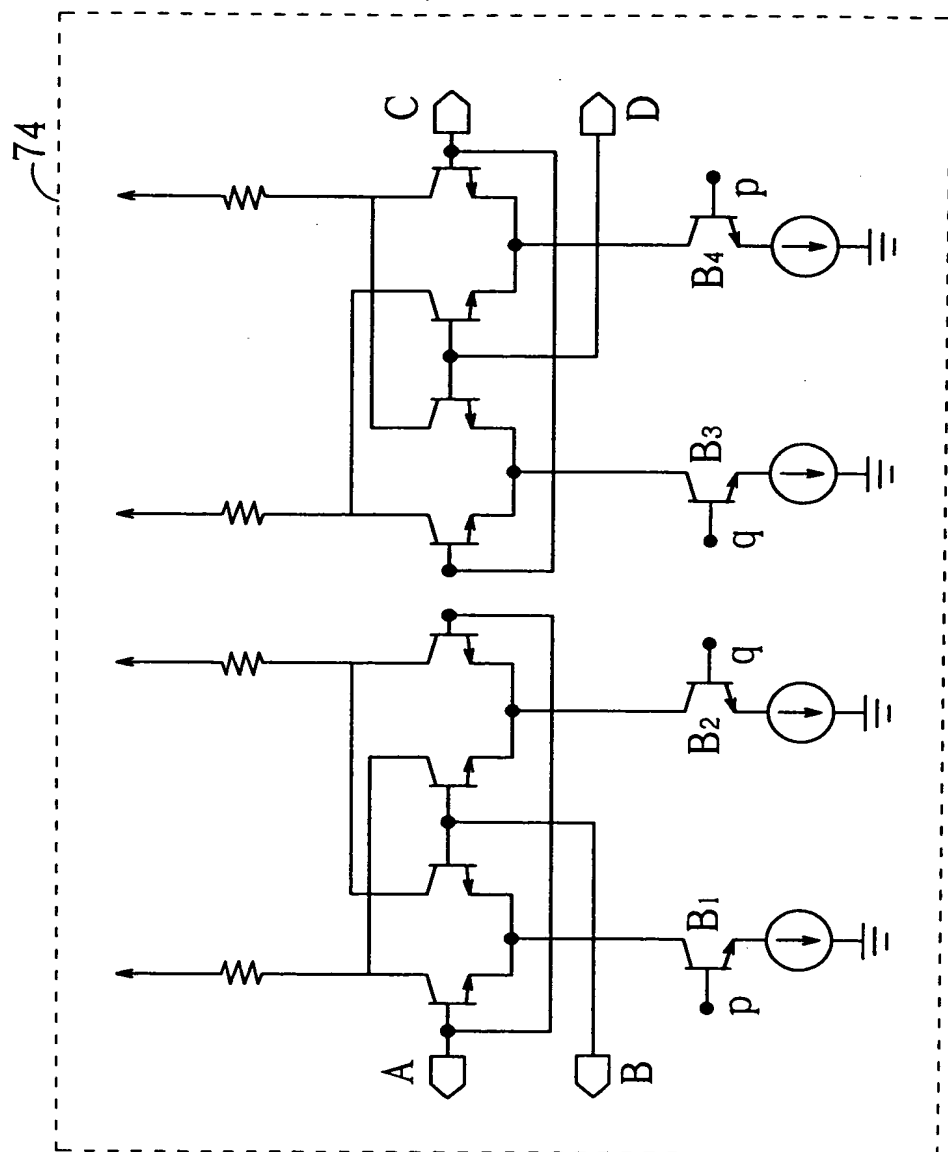
圖四



圖五

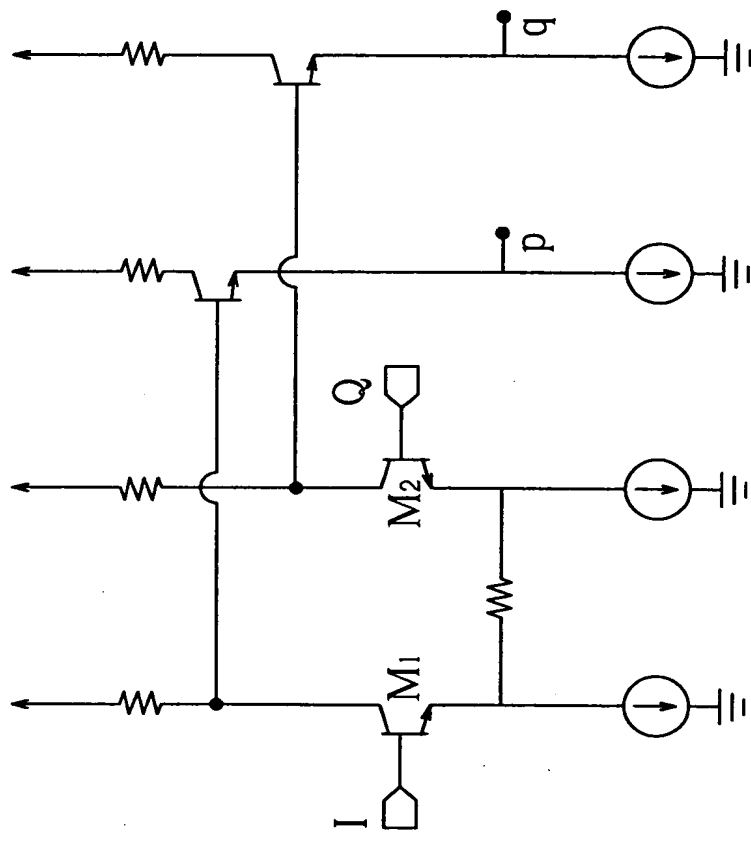


圖六

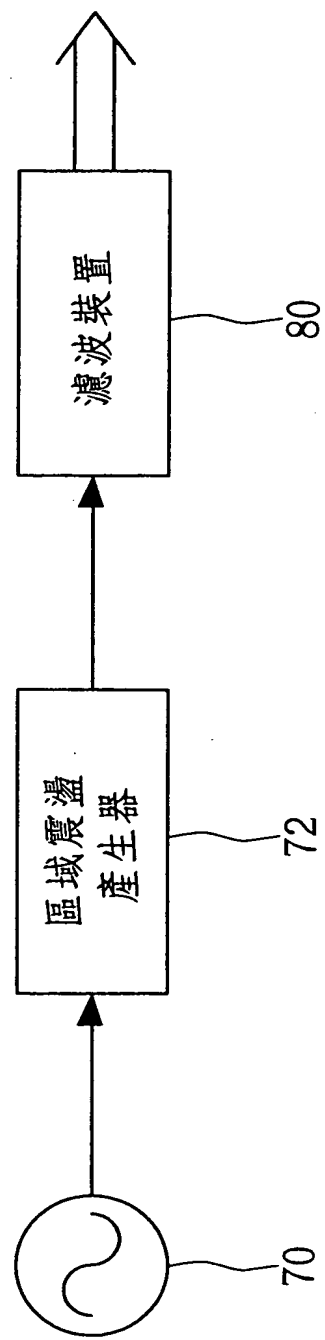


74

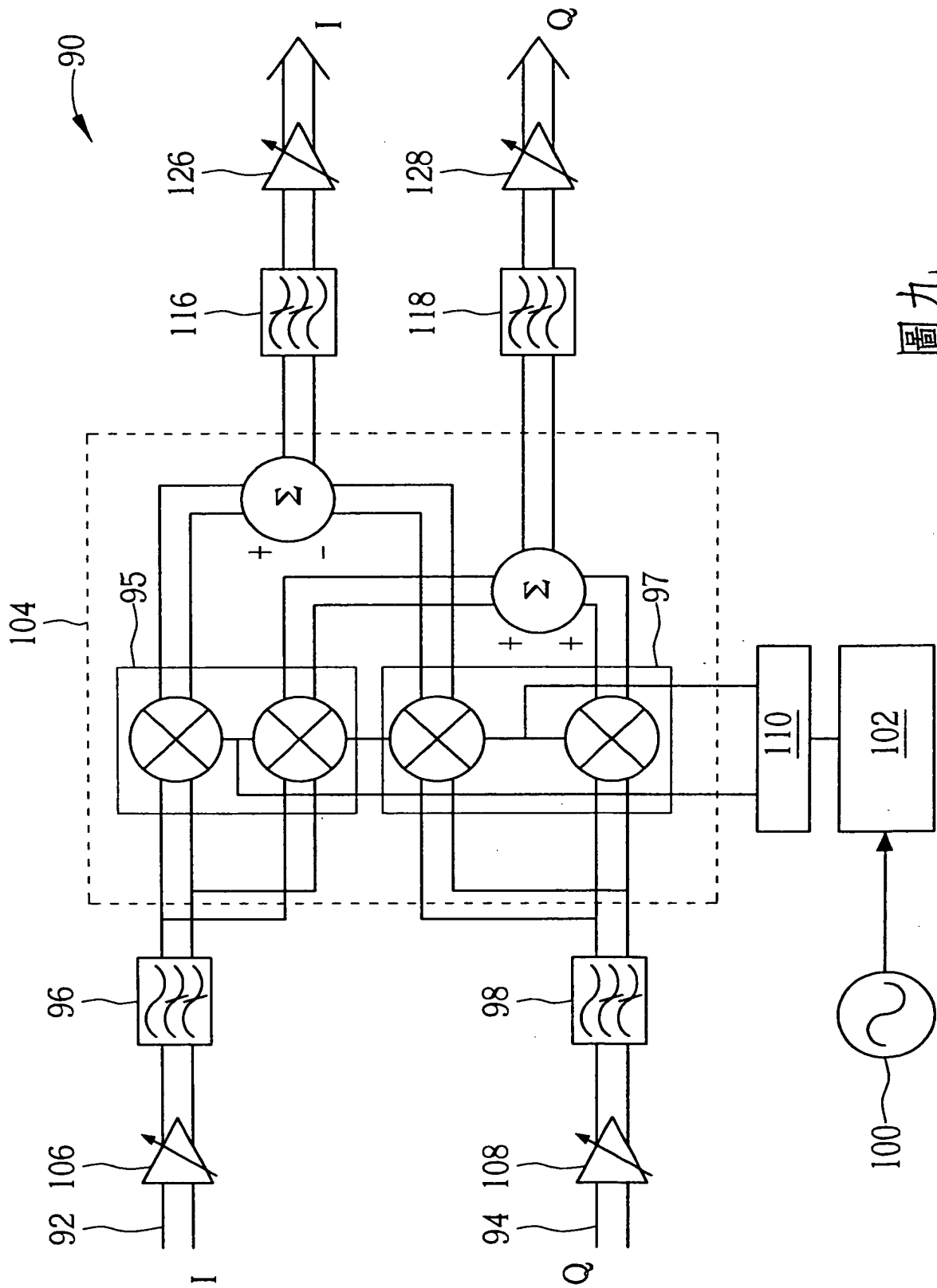
圖七a



圖七b

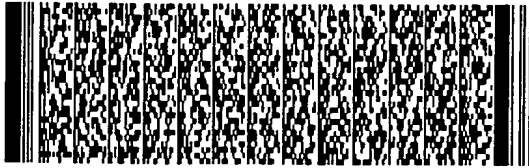


圖八

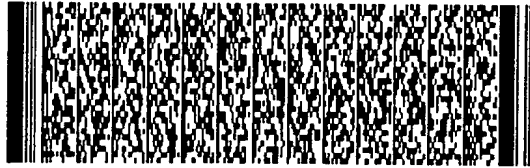


圖九

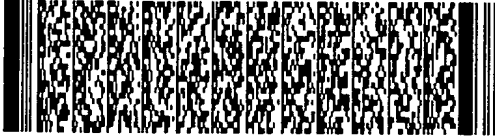
第 1/47 頁



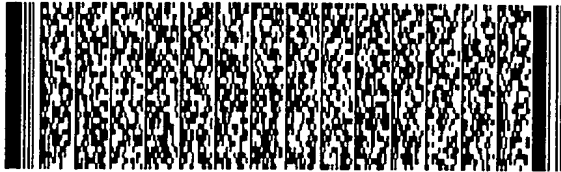
第 1/47 頁



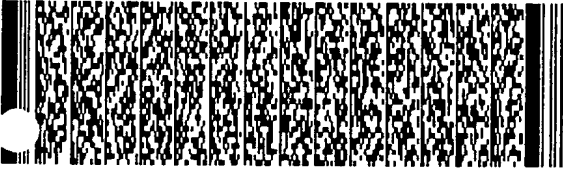
第 2/47 頁



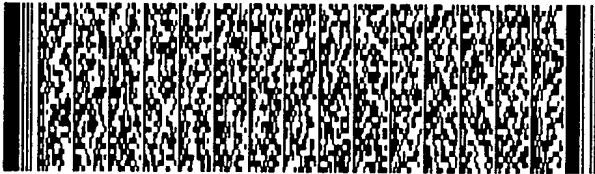
第 3/47 頁



第 3/47 頁



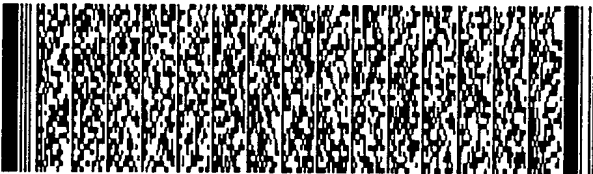
第 4/47 頁



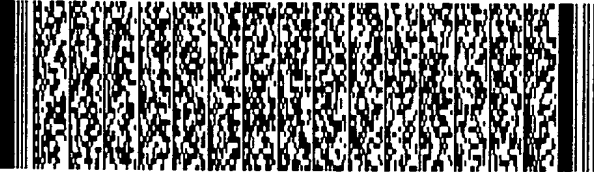
第 5/47 頁



第 6/47 頁



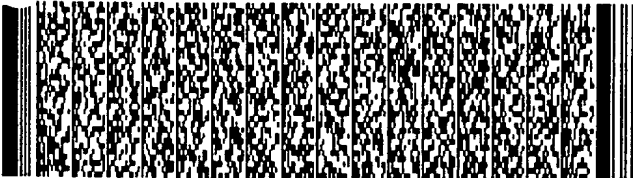
第 6/47 頁



第 7/47 頁



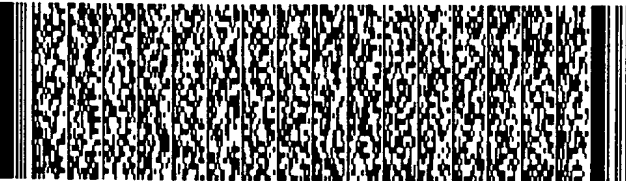
第 7/47 頁



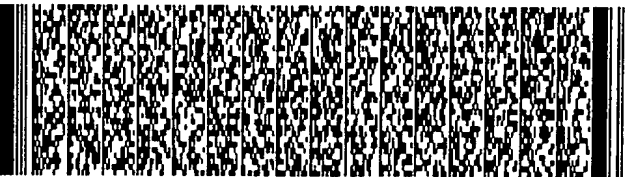
第 8/47 頁



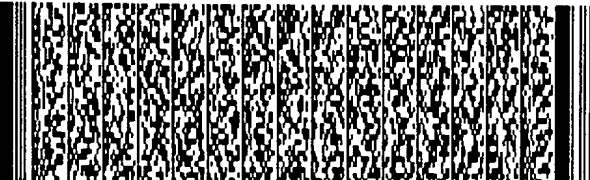
第 8/47 頁



第 9/47 頁



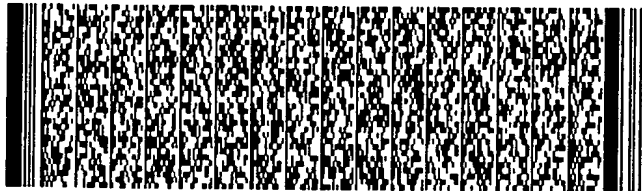
第 9/47 頁



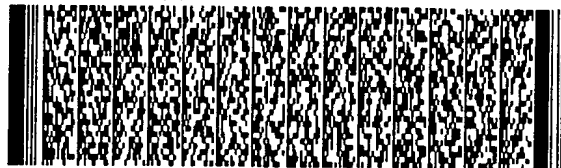
第 10/47 頁



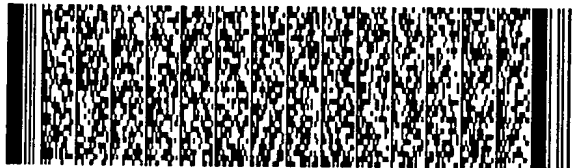
第 10/47 頁



第 11/47 頁



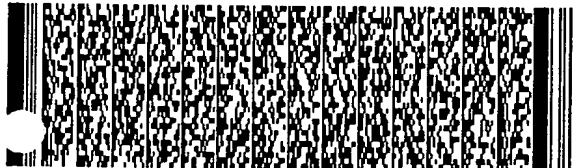
第 11/47 頁



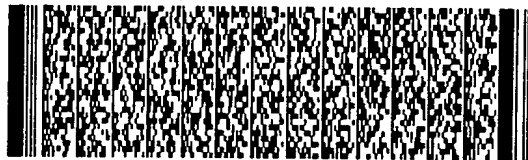
第 12/47 頁



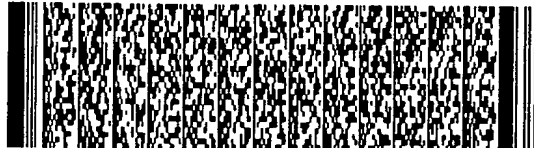
第 12/47 頁



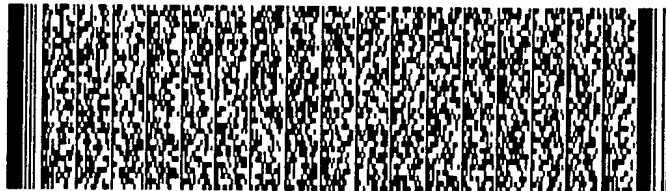
第 13/47 頁



第 13/47 頁



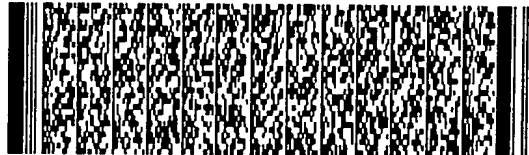
第 14/47 頁



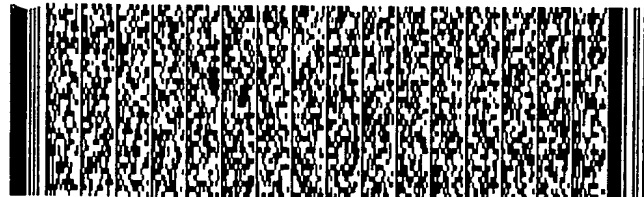
第 15/47 頁



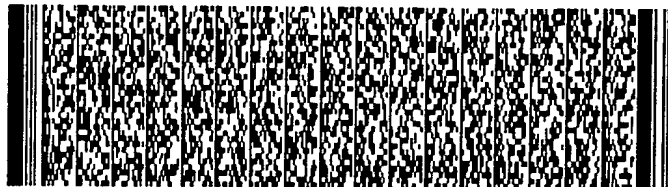
第 15/47 頁



16/47 頁



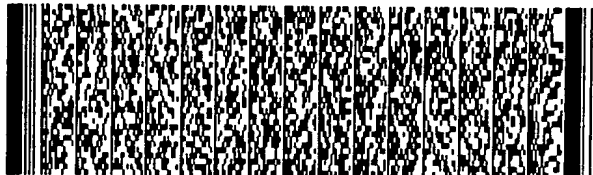
第 17/47 頁



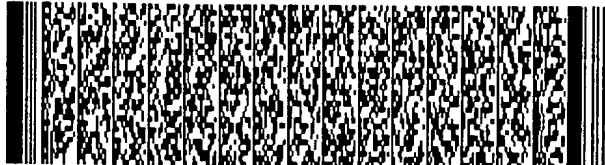
第 18/47 頁



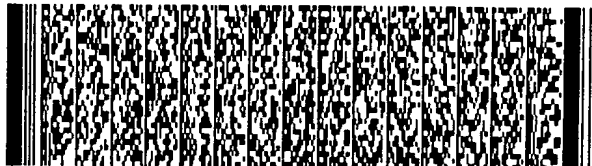
第 18/47 頁



第 19/47 頁



第 19/47 頁



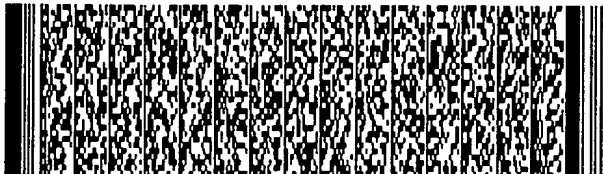
第 20/47 頁



第 20/47 頁



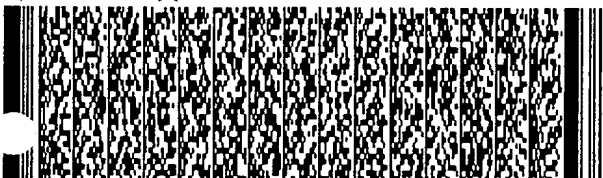
第 21/47 頁



第 21/47 頁



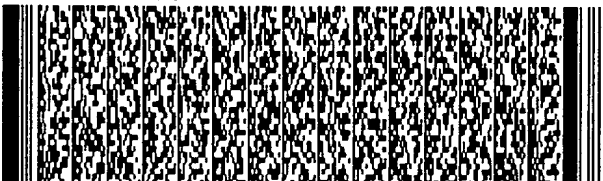
第 22/47 頁



第 22/47 頁



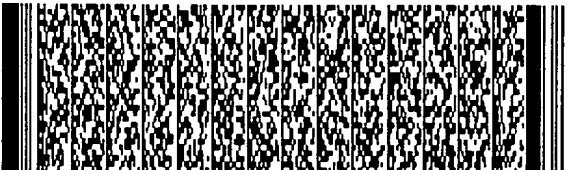
第 23/47 頁



第 23/47 頁



第 24/47 頁



第 24/47 頁



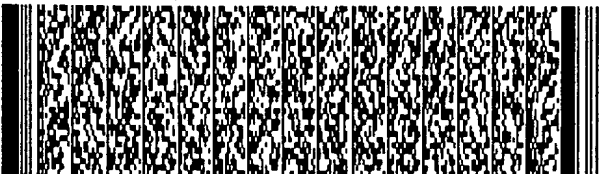
第 25/47 頁



第 25/47 頁



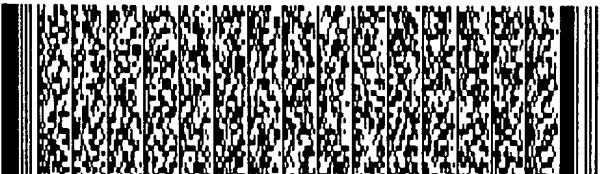
第 26/47 頁



第 26/47 頁



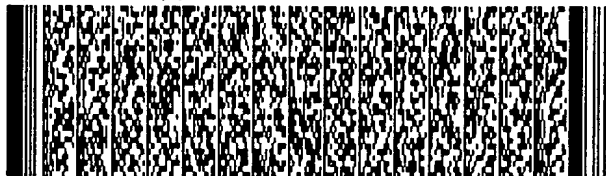
第 27/47 頁



第 27/47 頁



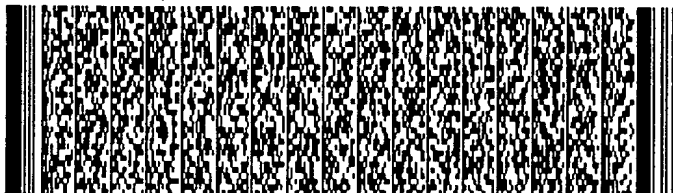
第 28/47 頁



第 28/47 頁



第 29/47 頁



第 30/47 頁



第 31/47 頁



第 32/47 頁



第 32/47 頁



第 33/47 頁



第 33/47 頁



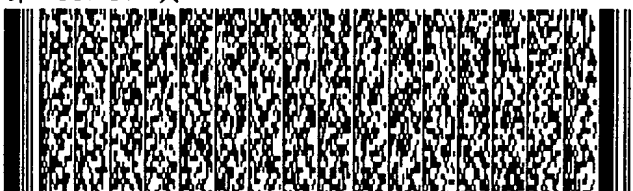
第 34/47 頁



34/47 頁



第 35/47 頁



第 36/47 頁



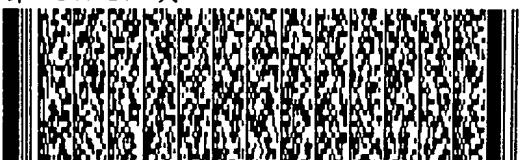
第 36/47 頁



第 37/47 頁



第 37/47 頁



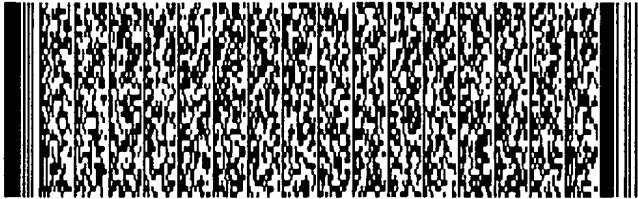
第 38/47 頁



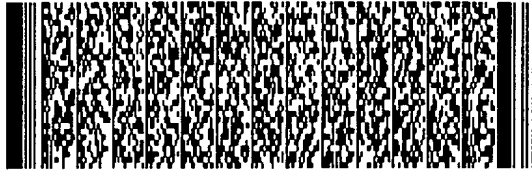
第 38/47 頁



第 39/47 頁



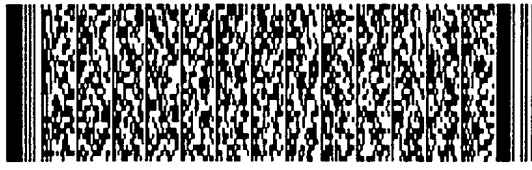
第 40/47 頁



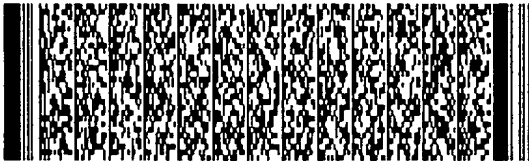
第 40/47 頁



第 41/47 頁



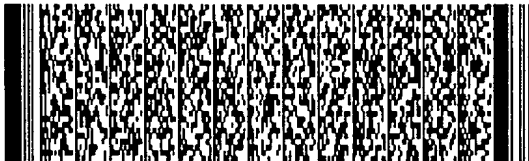
第 41/47 頁



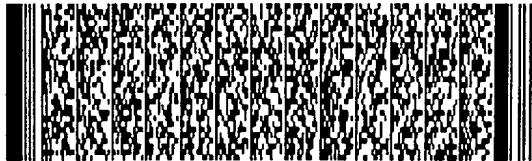
第 42/47 頁



第 42/47 頁



第 43/47 頁



43/47 頁



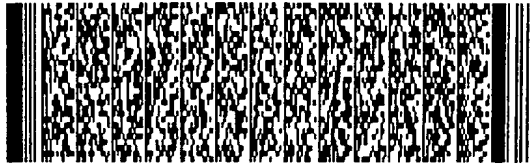
第 44/47 頁



第 44/47 頁



第 45/47 頁



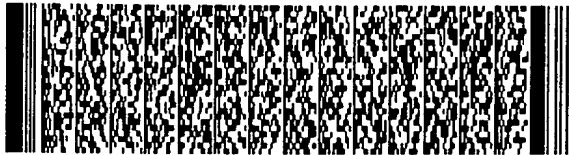
第 45/47 頁



第 46/47 頁



第 46/47 頁



第 47/47 頁

